

# HPM53M1 集成 150V 驱动的高性能电机控制器数据手册 Rev0.00

- 32 位 RISC-V 处理器
  - 支持 RV32-IMAFDCBP 指令集
  - 3.57 Coremark/MHz, 1.98 DMIPS/MHz
  - DSP 单元, 支持 SIMD 和 DSP 指令
  - L1 指令缓存和数据缓存各 16KB
  - 指令本地存储器 ILM 和数据本地存储器 DLM 各 128KB
- 内置存储器
  - 共 288 KB 片上 SRAM, 包括通用内存和 CPU 的本地存储器
  - 1 MB 内置闪存
  - 4096 位 OTP
  - 128 KB BOOT ROM
- 电源和时钟
  - 多个片上电源, MCU 内部有 DCDC
  - 芯片内还合封了给 MCU 提供电源的两个 LDO (DLDO-数字 3.3V 和 ALDO-模拟 3.3V)
  - 低功耗模式, 运行模式、等待模式、停止模式、休眠模式和关机模式
  - 24MHz 晶体振荡器
  - 32KHz 内部 RC 振荡器
  - 2 个 PLL, 支持小数分频、展频
- 运动控制系统
  - 2 个 PWM 定时器, 其中 PWM1 定时器已内部连接到合封的三相半桥驱动上
  - 2 个正交编码器输入 QEIV2 和 2 个正交编码器输出 QEO
  - 2 个串行编码器接口 SEI
  - 2 个运动管理控制器 MMC
  - 1 个旋变解码器 RDC
  - 1 个可编程逻辑模块 PLB
- 定时器
  - 5 组 32 位通用定时器
  - 3 个看门狗
  - 实时时钟
- 通讯接口
  - 4 个 UART、3 个 SPI、4 个 I2C
  - 1 个 USB 2.0 OTG, 集成 HS-PHY
  - 4 个 CAN 控制器, 支持 CAN-FD
- 高性能模拟外设
  - 2 个 ADC, 16 位/2MSPS, 可配置为 12 位/4MSPS, 共支持 9 路模拟输入引脚
  - 2 个 12 位 DAC, 1MSPS
  - 2 个模拟比较器
  - 2 个运算放大器, 共 4 通道, 其中独立运放上的 2 通道适合进行电流采样, MCU 上的可编程运放适合电压、温度等其他信号采样等
- 输入输出
  - 20 个 GPIO
  - IO 支持 3.3V 和 1.8V
- 信息安全
  - AES-128/256 加解密引擎, 支持 ECB, CBC 模式
  - 支持 SM2, SM3, SM4
  - SHA-1/256 哈希模块
  - 真随机数发生器
  - NOR Flash 实时解密
- 电机驱动
  - 集成 150V 三相独立半桥驱动
  - 高端悬浮自举电源设计, 集成内部自举二极管, 耐压可达 150V
  - 最高频率支持 500KHz
  - 内建死区控制电路
  - 输出电流能力 IO +0.8A/-1.2A
  - HIN 输入通道高电平有效, 控制高端 HO 输出
  - LIN 输入通道高电平有效, 控制低端 LO 输出

产品型号	封装	产品尺寸
HPM53M1IN91	QFN80	9.00 mm × 9.00 mm

## 目录

<b>1 产品概述</b>	<b>3</b>
1.1 系统框图	3
1.2 MCU 子系统框图	3
1.3 MCU 子系统特性	6
1.3.1 内核与系统	6
1.3.2 内部存储器	7
1.3.3 电源管理	7
1.3.4 时钟	7
1.3.5 复位	8
1.3.6 启动	8
1.3.7 运动控制系统	8
1.3.8 定时器	8
1.3.9 通讯外设	9
1.3.10 模拟外设	9
1.3.11 输入输出	9
1.3.12 信息安全系统	10
1.3.13 系统调试	10
1.4 三相独立半桥驱动特性	11
1.5 ALDO 和 DLDO 特性	11
1.6 双通道独立运算放大器特性	12
<b>2 引脚及功能描述</b>	<b>13</b>
2.1 QFN80 引脚分布	13
2.2 引脚配置及功能 PINMUX	14
2.3 特殊功能引脚	25
2.4 IO 复位状态	25
2.5 IO 供电引脚	25
<b>3 电源的供电</b>	<b>27</b>
3.1 MCU 的供电	27
3.2 ALDO 和 DLDO 供电	29
3.3 三相独立半桥驱动 Driver 的供电	29
3.4 独立运放 AMP 的供电	30
3.5 上下电时序	30
<b>4 电气特性</b>	<b>31</b>
4.1 工作条件	31
4.1.1 MCU 的最大值和最小值	31
4.1.2 MCU 的正常工作条件	32
4.2 内置闪存 (Flash) 特性	32
4.3 MCU 部分的特性	33
4.3.1 MCU 的 DCDC 电气特性	33
4.3.2 VPMC 欠压检测	33

4.3.3	复位引脚 RESET_N	34
4.3.4	振荡器	34
4.3.5	MCU 外设时钟特性	35
4.3.6	MCU 工作模式	37
4.3.7	MCU 的供电电流特性	37
4.3.8	I/O 特性	39
4.3.9	JTAG 接口	41
4.3.10	MCU 的 16 位 ADC	42
4.3.11	MCU 的比较器 ACMP 特性	43
4.3.12	MCU 的 12 位 DAC 特性	43
4.3.13	MCU 的 OPAMP 特性	44
4.3.14	SPI 接口	50
4.3.15	I2C 接口	52
4.4	片内合封器件	53
4.4.1	三相独立半桥驱动 (Driver) 特性	53
4.4.2	双通道独立模拟运放 (AMP) 特性	54
4.4.3	DLDO 和 ALDO 特性	55
5	封装	56
5.1	QFN80 封装尺寸	56
5.2	封装热阻系数	56
6	订购信息	57
6.1	产品命名规则	57
6.2	订购信息	57
7	版本信息	58
8	免责声明	59

## 表格目录

1	外设简称总结	6
2	SOC IOMUX	14
3	启动配置表	25
4	特殊功能引脚配置	25
5	IO 复位状态表	25
6	电源部分电感，电容参考值	28
7	MCU 的最大值和最小值	31
8	正常工作条件	32
9	内置闪存特性	33
10	DCDC 电气特性	33
11	VPMC 欠压检测特性	34
12	RESET_N 低电平复位特性	34
13	24MHz 晶振	34
14	24MHz RC 振荡器	34
15	PLL 特性参数	35
16	外设时钟特性	36
17	工作模式配置表	37
18	运行模式的典型电流	37
19	IDD(VPMC) 典型电流	37
20	IDD(VANA) 典型电流	38
21	IDD(VPLL) 典型电流	38
22	IO 工作条件	39
23	I/O AC 特性	40
24	JTAG 时序参数	41
25	16 位 ADC 参数	42
26	比较器参数	43
27	12 位 DAC 参数	44
28	OPAMP 参数	49
29	SPI 主模式参数 (注: $t_{periph} = 1000 / f_{periph}$ )	51
30	SPI 从模式参数 (注: $t_{periph} = 1000 / f_{periph}$ )	52
31	I2C 工作模式及参数	52
32	三相独立半桥驱动电气特性	53
33	AMPA 和 AMPB 参数	55
34	DLDO 和 ALDO 的特性	55
35	各封装热阻系数表	56
36	版本信息	58

## 图片目录

1	HPM53M1 系统架构框图	3
2	MCU 子系统架构框图	4
3	三相独立半桥驱动的内部电路图	11
4	AMP 的内部电路图	12
5	QFN80 引脚分布	13
6	使用内部 DCDC 系统供电框图	28
7	不使用内置 DCDC 的系统供电框图	29
8	I/O AC 特性	39
9	JTAG 时序图	41
10	SPI 主模式时序 (CPHA=0)	50
11	SPI 主模式时序 (CPHA=1)	50
12	SPI 从模式时序 (CPHA=0)	51
13	SPI 从模式时序 (CPHA=1)	51
14	开关时间特性及死区时间波形图	54
15	QFN80 封装尺寸图	56
16	产品命名规则	57

## 1 产品概述

### 1.1 系统框图

本产品系统上包含 HPM5300 MCU 子系统 (简称 MCU)、一个 150V 的三相独立半桥驱动 (简称预驱)、2 个输出 3.3V 电压的 LDO、ALDO、1 个双通道运算放大器、1M 的 Flash，系统示意图如图 1 所示。

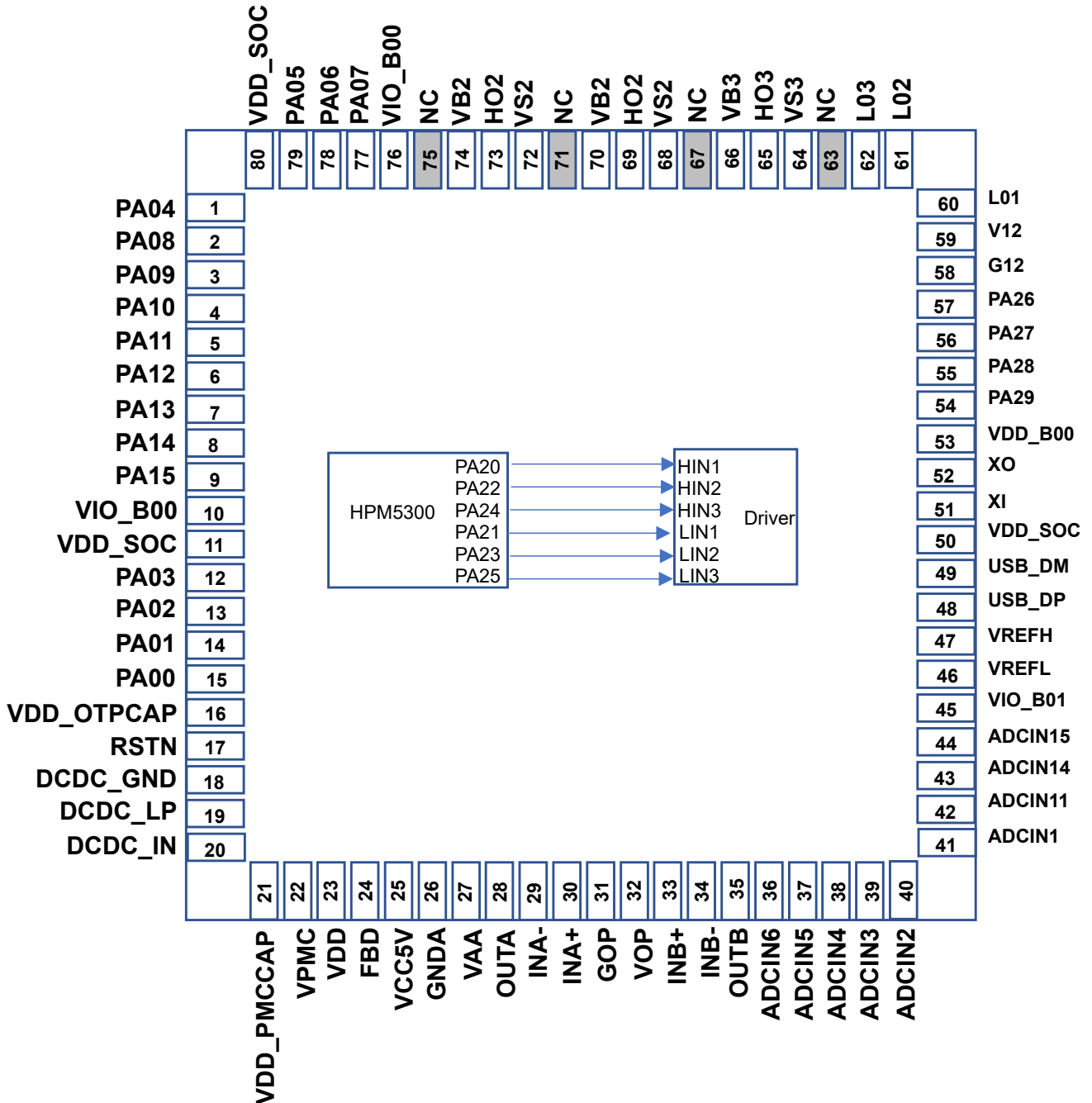


图 1: HPM53M1 系统架构框图

### 1.2 MCU 子系统框图

本产品的 MCU 子系统框图如图 2 所示。

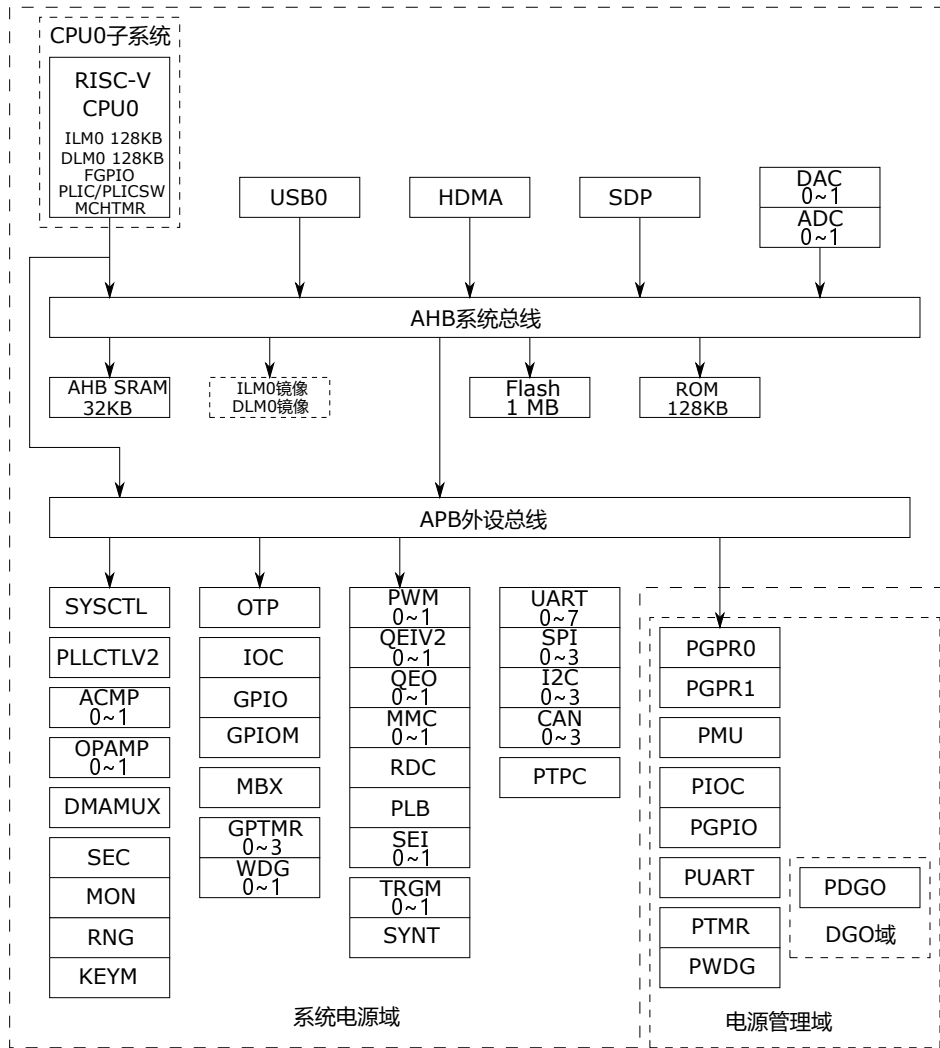


图 2: MCU 子系统架构框图

表 1 总结了图 1 和图 2 中所有片内资源简称的释义。

简称	描述
HPM5300	HPM5300 系列微处理器，在本手册中 MCU 指芯片内部的 HPM5300 子系统
CPU0 子系统	包含 RISC-V CPU0 及其本地存储器和私有外设的子系统
HART	硬件线程 (Hardware Thread)，RISC-V 规范定义一个可以包含完整 RISC-V 体系架构，并可以独立执行指令的单元为 HART。本手册中，HART 等同与 RISC-V 内核。
ILM	指令本地存储器 (Instruction Local Memory)
DLM	数据本地存储器 (Data Local Memory)
FGPIO	快速 GPIO 控制器 (Fast General Purpose Input Output)
USB	通用串行总线 (Universal Serial Bus)
SDP	安全数据处理 (Secure Data Processor)

简称	描述
HDMA	AHB 外设总线 DMA 控制器 (AHB DMA)
AHB SRAM	AHB 总线 SRAM
EXIP	在线解密模块 (Encrypted Execution-In-Place)
ADC	模数转换器 (Analog-to-Digital Converter)
DAC	数模转换器 (Digital-to-Analog Converter)
SYSCTL	系统控制模块 (System Control)
PLLCTL	锁相环控制器 (PLL Controller)
ACMP	模拟比较器 (Analog Comparator)
MBX	信箱 (Mailbox)
DMAMUX	DMA 请求路由器
IOC	IO 控制器 (Input Output Controller)
PIOC	电源管理域 IO 控制器
GPIO	通用输入输出控制器 (General Purpose Input Output)
PGPIO	电源管理域 GPIO 控制器
GPIOM	GPIO 管理器 (GPIO Manager)
OTP	一次性可编程存储 (One Time Program)
PWM	PWM 定时器 (Pulse Width Modulation)
QEIV2	正交编码器输入 (Quadrature Encoder Input)
QEO	正交编码器输出 (Quadrature Encoder Output)
SEI	串行编码器接口 (Serial Encoder Interface)
MMC	运动管理控制器 (Motion Management Controller)
RDC	旋转变压器接口 (Resolver Decoder)
PLB	可编程逻辑单元 (Programmable Logic Block)
TRGM	互联管理器 (Trigger Manager)
SYNT	同步定时器 (Sync Timer)
GPTMR	通用定时器 (General Purpose Timer)
PTMR	电源管理域内的通用定时器
EWDG	看门狗 (Watchdog)
PWDG	电源管理域内的看门狗
UART	通用异步收发器 (Universal Asynchronous Receiver and Transmitter)
PUART	电源管理域内的通用异步收发器
SPI	串行外设接口 (Serial Peripheral Interface)
I2C	集成电路总线 (Inter-Integrated Circuit)
CAN	控制器局域网 (Control Area Network)
PTPC	精确时间协议模块 (Precise Time Protocol)
RNG	随机数发生器 (Random Number Generator)
KEYM	密钥管理器 (Key Manager)
PGPR0/1	电源管理域的通用寄存器 0/1
PCFG	电源管理域配置模块
PDGO	电源管理域开关机模块

简称	描述
SEC	安全管理器
MON	安全监视器
系统电源域	本手册中，系统电源域专指由 VDD_SOC 供电的逻辑和存储电路
电源管理域	本手册中，电源管理域专指由 VPMC 供电的逻辑和存储电路
Driver	本手册中，指的是片内合封的三相独立半桥驱动
DLDO	用于产生系统上数字 3.3V 电源的 LDO
ALDO	用于产生系统上模拟 3.3V 电源的 LDO
AMPx	本手册中，指的是片内合封的双通道模拟运放

表 1: 外设简称总结

## 1.3 MCU 子系统特性

本章节介绍 MCU 子系统的主要特性。

### 1.3.1 内核与系统

32 位 RISC-V 处理器，处理器特性如下：

- RV32-IMAFDCBP 指令集
  - 整数指令集
  - 乘法指令集
  - 原子指令集
  - 单精度浮点数指令集
  - 双精度浮点数指令集
  - 压缩指令集
  - 位运算指令集
  - DSP 单元，支持 SIMD 和 DSP 指令，兼容 P 扩展指令集
- 性能可达 3.57 CoreMark / MHz
- 特权模式支持 Machine 模式和 User 模式
- 支持 16 个物理内存保护（Physical Memory Protection PMP）区域
- 支持 16KB L1 指令缓存和 16KB L1 数据缓存
- 支持 128 KB 指令本地存储器 ILM 和 128 KB 数据本地存储器 DLM

处理器配备 1 个平台中断控制器 PLIC，用于管理 RISC-V 的外部中断

- 支持多个中断源
- 支持 8 级可编程中断优先级
- 中断嵌套扩展和中断向量扩展

处理器内核配备 1 个软件中断控制器 PLICSW，管理 RISC-V 的软件中断

- 生成 RISC-V 软件中断

处理器内核配备 1 个机器定时器 MCHTMR，管理 RISC-V 的定时器中断

- 生成 RISC-V 定时器中断

DMA 控制器：

- HDMA，支持 32 个通道，用于在外设寄存器和存储器之间进行低延迟的数据搬移，也可以用于存储器之间的数据搬移
- 支持 DMA 请求路由分配到任意 DMA 控制器

包括 1 个邮箱 MBX，支持处理器不同进程间的通信：

- 支持独立的信息收发接口
- 支持生成中断

### 1.3.2 内部存储器

内部存储器包括：

- 288 KB 的片上 SRAM
  - ILM0，RISC-V CPU0 的指令本地存储器，128KB
  - DLM0，RISC-V CPU0 的数据本地存储器，128KB
  - AHB SRAM，32KB，适用于 HDMA 的低延时访问
- 通用寄存器
  - 电源管理域通用寄存器 PGPR，2 组各 64 字节 (共 128 字节)，可以在系统电源域掉电时保存数据
  - DGO 通用寄存器 DGO\_GPR，容量 16 字节，可以在系统电源域，电源管理域掉电时保存数据
- 内部只读存储器 ROM，容量 128KB，ROM 存放本产品的启动代码，闪存加载 (Flashloader) 和部分外设驱动程序
- 一次性可编程存储器 OTP，4096 位，可用于存放芯片的部分出厂信息，用户密钥和安全配置，启动配置等数据

### 1.3.3 电源管理

HPM53M1 上集成了完整的电源管理系统，包括 MCU 上的电源、合封的 DLDO 和 ALDO。其中 DLDO 和 ALDO 输入 5V(25 脚)，输出数字 3.3V(23 脚) 和模拟 3.3V (27 脚)，详细内容请参见节 1.4.2 节。本章节描述的是 MCU 子系统的电源。

- MCU 中包含多个片上电源
  - DCDC 电压转换器，提供 0.9~1.3V 输出，为系统电源域的电路供电，可调节 DCDC 输出，以支持动态电压频率调整 DVFS，来优化运行时的功耗  
注：为了提高 ADC 的性能，强烈建议 MCU 的供电参照《关节驱动参考电路设计》
  - LDOPMC，典型值 1.1V 输出的线性稳压器，为电源管理域的电路供电
  - LDOOTP，典型值 2.5V 输出的线性稳压器，为 OTP 供电，仅可在烧写 OTP 时打开
- 运行模式和低功耗模式：等待模式、停止模式、休眠模式和关机模式
- 芯片集成上电复位电路
- 芯片集成低压检测电路

### 1.3.4 时钟

本产品时钟管理系统支持多个时钟源和时钟低功耗管理：

- 外部时钟源：
  - 24MHz 片上振荡器，OSC24M，支持 24MHz 晶体，也支持通过引脚从外部输入 24MHz 有源时钟

- 内部时钟源：
  - 内部 RC 振荡器，RC24M，频率 24MHz，允许配置内部 RC 振荡器作为 PLL 的候补时钟源
  - 内部 32KHz RC 振荡器，RC32K
- 2 个锁相环 PLL，支持小数分频，支持展频
- 支持低功耗管理，支持自动时钟门控

### 1.3.5 复位

全局复位，可以复位整个芯片，包括电源管理域和系统电源域，复位源有：

- RESETN 引脚复位（RESETN）

系统电源域复位可以复位系统电源域，复位源有：

- VPMC 引脚的低压复位（VPMC Brownout）
- 调试复位（DEBUG RST）
- 看门狗复位（WDOGx RST）
- 软件复位（SW RST）

### 1.3.6 启动

BootROM 为该芯片上电后执行的第一段程序，它支持如下功能：

- 从串行 NOR FLASH 启动
- UART/USB 启动
- 在系统编程 (ISP)
- 安全启动
- 低功耗唤醒
- 多种 ROM API

### 1.3.7 运动控制系统

运动控制系统包括：

- 2 个 8 通道 PWM 定时器 PWM，PWM 调制精度达 3.0ns，支持产生互补 PWM 输出，死区插入和故障保护
- 2 个正交编码器输入 QEIV2
- 2 个正交编码器输出 QEO
- 2 个运动管理控制器 MMC
- 1 个旋转变压器解码 RDC
- 1 个可编程逻辑单元 PLB
- 2 个串行编码器接口 SEI
- 1 个互联管理器 TRGM，各模块支持通过互联管理器 TRGM 与电机控制系统内部或外部的模块交互
- 1 个同步定时器，用于同步

注：由于封装限制，引脚资源并不一定能给所有外设分配管脚，建议设计时利用引脚分配工具仔细核对。

### 1.3.8 定时器

定时器包括：

- 5 组 32 位通用定时器，其中一组 (PTMR) 位于电源管理域，支持低功耗唤醒，每组通用定时器包括 4 个

32 位计数器

- 3 个看门狗，其中一个 (PWDG) 位于电源管理域

### 1.3.9 通讯外设

支持丰富的通讯外设，包括：

- 4 个通用异步收发器 UART，其中 1 个 (PUART) 位于电源管理域，支持低功耗唤醒
- 3 个串行外设接口 SPI
- 4 个集成电路总线 I2C，支持标准 (100kbps)，快速 (400kbps) 和快速 + (1 Mbps)
- 4 个控制器局域网 CAN，支持 CAN\_FD
  - 支持 CAN 2.0B 标准，1Mbps
  - 支持 CAN FD，8 Mbps
  - 支持时间戳
- 1 个精确时间协议模块 PTPC，PTPC 支持 2 组时间戳模块，每组包含 64 位计数器，连接到 CAN 模块，CAN 模块可以随时从端口读取时间戳信息
- 1 个 USB OTG 控制器，集成 1 个高速 USB-PHY
  - 符合 *Universal Serial Bus Specification Rev. 2.0*

### 1.3.10 模拟外设

模拟外设包括：

- 2 个 16 位模拟数字转换器 ADC
  - 16 位逐次逼近型 ADC
  - 支持 9 个输入通道
  - 2M 采样率，4M 采样率 (转换精度设置为 12 位)
- 2 个高速比较器
  - 工作电压 3.0 ~ 3.6V，支持轨到轨输入
  - 内置 8 位 DAC
- 2 个数模转换器 DAC
  - 12 位精度，1MSPS，支持输出缓存
- 2 个运算放大器 OPAMP
  - 支持 PGA 模式

注：HPM53M1 芯片内部还合封了 1 个双通道的独立运放 (AMPA 和 AMPB)，建议用于电流采集。

### 1.3.11 输入输出

- 提供 PA 组最多 20 个 GPIO 功能复用引脚
- IO 支持 3V 电压模式，分组供电
- IO 支持开漏控制、内部上下拉、驱动能力调节，内置施密特触发器
- GPIO 控制器
  - 支持读取任意 IO 的输入或者控制 IO 的输出
  - 支持 IO 输入触发中断
- 快速 GPIO 控制器 FGPIO，作为处理器私有的 IO 快速访问接口
- 提供一个 GPIO 管理器，管理各 GPIO 控制器的 IO 控制权限

### 1.3.12 信息安全系统

信息安全模块包含：

- 安全数据处理器 SDP，为片上加解密算法引擎：
  - 支持 AES-128/256, SM4, 支持 ECB 模式和 CBC 模式
  - 支持 SHA-1/SHA-256, SM3
- 在线解密模块 EXIP：
  - 与串行总线控制器 XPI 紧密耦合，支持外部 NOR Flash 在线解密
  - AES-128 CTR 模式，零等待周期解密
  - 支持 RFC3394 的密钥解封，通过密钥加密密钥 KEK 保护数据加密密钥 DEK
- 密钥管理器 KEYM：
  - 支持通过独立的数据通路从 OTP 的密钥区载入密钥
  - 支持密钥混淆
  - 支持从真随机数发生器 RNG 载入随机密钥
  - 支持生成 Session Key
  - 支持独立的数据通路将密钥传送到安全数据处理器 SDP
- OTP 中的密钥区，支持存放并保护：
  - SDP, EXIP 的相关密钥
  - 安全启动的相关密钥
  - 安全调试相关密钥
  - 产品生命周期配置
- 真随机数发生器 RNG：
  - 3 个独立熵源为内部模拟噪声源
- 安全管理器 SEC：
  - 监测产品生命周期
  - 配置系统安全状态，
  - 制定安全规则并监测安全规则违反的事件
  - 关联监视器 MON，监测 VPMC 供电和时钟 OSC24M
- 基于 BOOT ROM 的安全启动机制，支持加密启动，支持可信的执行环境

### 1.3.13 系统调试

系统调试模块包括：

- 支持 JTAG 接口
  - 支持 RISC-V External Debug Support V0.13 规范
  - 支持 IEEE1149.1
  - 访问 RISC-V 内核寄存器和 CSR，访问存储器
- 调试端口锁定功能
  - 开放模式，调试功能开放
  - 锁定模式，调试功能关闭，可以通过调试密钥解锁
  - 关闭模式，调试功能关闭

## 1.4 三相独立半桥驱动特性

本章节介绍 HPM53M1 合封的三相独立半桥驱动 (Driver) 的主要特性。

该 Driver 是一款高性价比的大功率 MOS 管、IGBT 管栅极驱动专用芯片，内部集成了逻辑信号输入处理电路、死区时间控制电路、欠压保护电路、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路，其特点如下：

- 高端悬浮自举电源设计，耐压可达 150V；
- 集成内部自举二极管；
- 集成三路独立半桥驱动；
- 适应 5V、3.3V 输入电压；
- 最高频率支持 500kHz；
- 低端 VCC 电压范围 4.5V-20V；
- 输出电流能力 IO +0.8A/-1.2A；
- 内置死区控制电路；
- 静态电流小于 5uA；
- 自带闭锁功能，彻底杜绝上、下管输出同时导通；
- HIN 输入通道高电平有效，控制高端 HO 输出；
- LIN 输入通道高电平有效，控制低端 LO 输出；

该驱动的内部结构如图 3 所示：

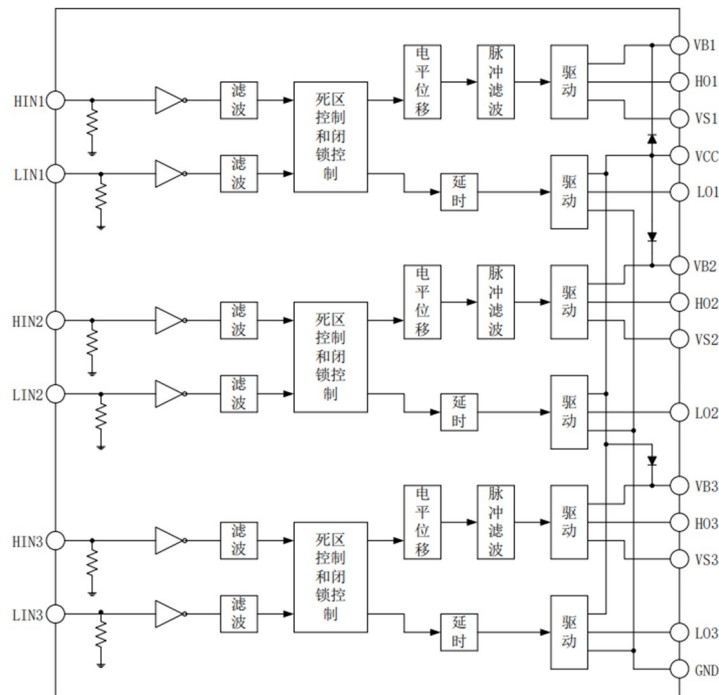


图 3: 三相独立半桥驱动的内部电路图

## 1.5 ALDO 和 DLDO 特性

这两个 LDO 是一款低压差、宽输入电压、低静态电流、高精度的线性稳压器 (LDO)，其特点如下：

- 输入电压范围：4.85V-6V
- 最大输出电流：500mA

- 输出电压：固定 3.3V
- 输出电压精度：±1% (25°C)，±2% (-40°C ~125°C)
- 静态电流：8μA
- 关断电流：0.02μA
- Dropout 电压（可调输出）：54mV (200mA 负载电流)，143mV (500mA 负载电流)
- 输出电容范围：2.2μF~220μF
- 内部软启动时间：1.4ms (VREF=500mV)，2.05ms (VREF=700mV)
- 集成短路保护和过温保护

## 1.6 双通道独立运算放大器特性

HPM53M1 上有 2 个运算放大器，一个是 MCU 上的可编程运放，适合做电压、温度等实时性要求低的信号采样；一个是双通道独立运算放大器 AMP，适合做电流采样。本节描述的是双通道独立运放 AMP 的特性。

AMP 是一款低工作电流、单电源供电、6MHz 带宽及高速轨到轨输入与输出的双路运放。轨到轨输入与输出便于设计人员在单电源系统中实现 ASIC 缓冲。经过优化设计，可以在较低电源电压时保持高增益，因而能够用于有源滤波器和增益级，额定温度范围为 -40°C 至 +125°C，扩展工业温度范围。

- 单电源供电：2.5 V 至 5.5 V
- 低电源电流：每个放大器 430 μA
- 低输入电流：1 pA
- 宽带宽：6 MHz
- 单位增益稳定
- 轨到轨输入和输出
- 系统框图如图 4 所示

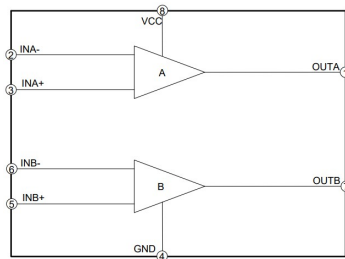


图 4: AMP 的内部电路图

## 2 引脚及功能描述

### 2.1 QFN80 引脚分布

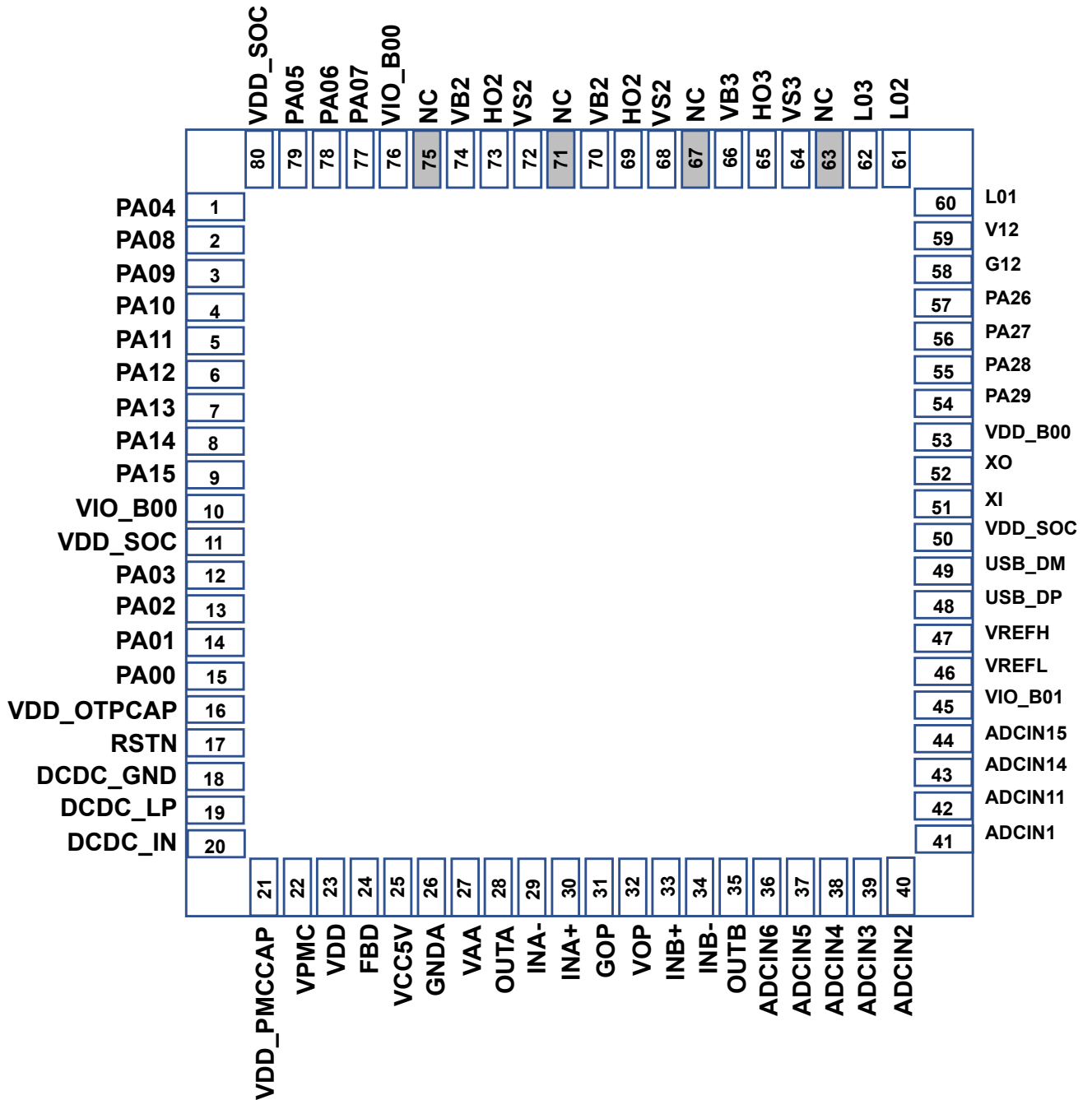


图 5: QFN80 引脚分布

## 2.2 引脚配置及功能 PINMUX

HPM53M1 的引脚配置及功能如下表所示:

表 2: SOC IOMUX

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
0	VSS	地	系统地（0 脚位于芯片底部）		
1	PA04	MCU 输入/输出	GPIO	ALT0 - GPIO_A_04 ALT3 - UART1_CTS ALT5 - SPI0_CS_0 ALT7 - MCAN1_RXD ALT16 - PWM0_P_0 ALT17 - PWM1_P_4 ALT18 - TRGM0_P_04 ALT19 - RDC0_EXC_P ALT20 - QE11_A ALT21 - QEO1_A ALT22 - SEI1_DE ALT24 - JTAG_TDO	VIO_B00
2	PA08	MCU 输入/输出	GPIO	ALT0 - GPIO_A_08 ALT1 - GPTMR0_COMP_1 ALT2 - UART2_TXD ALT4 - I2C2_SCL ALT5 - SPI3_CS_2 ALT7 - MCAN2_TXD ALT16 - PWM0_P_4 ALT18 - PWM0_FAULT_0 ALT24 - JTAG_TRST	VIO_B00
3	PA09	MCU 输入/输出	GPIO	ALT0 - GPIO_A_09 ALT1 - GPTMR0_CAPT_1 ALT2 - UART2_RXD ALT4 - I2C2_SDA ALT5 - SPI3_CS_1 ALT7 - MCAN2_RXD ALT16 - PWM0_P_5 ALT18 - PWM0_FAULT_1 ALT24 - SOC_REF0	VIO_B00

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
4	PA10	输入/输出	GPIO	ALT0 - GPIO_A_10 ALT1 - GPTMR0_COMP_2 ALT2 - UART2_DE ALT3 - UART2_RTS ALT5 - SPI3_CS_0 ALT7 - MCAN2_STBY ALT16 - PWM0_P_6 ALT17 - PWM1_FAULT_0 ALT18 - ACMP_COMP_0 ALT20 - QE11_A ALT21 - QEO0_A ALT22 - SEI1_DE	VIO_B00
5	PA11	输入/输出	GPIO	ALT0 - GPIO_A_11 ALT3 - UART2_CTS ALT5 - SPI3_SCLK ALT16 - PWM0_P_7 ALT17 - PWM1_FAULT_1 ALT18 - ACMP_COMP_1 ALT20 - QE11_B ALT21 - QEO0_B ALT22 - SEI1_CK ALT24 - EWDG0_RST	VIO_B00
6	PA12	输入/输出	GPIO	ALT0 - GPIO_A_12 ALT3 - UART3_CTS ALT4 - I2C3_SDA ALT5 - SPI3_MISO ALT16 - PWM0_P_0 ALT17 - PWM1_FAULT_0 ALT18 - PWM0_FAULT_0 ALT19 - RDC0_EXC_P ALT20 - QE11_Z ALT21 - QEO0_Z ALT22 - SEI1_TX	VIO_B00

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
7	PA13	输入/输出	GPIO	ALT0 - GPIO_A_13 ALT1 - GPTMR1_COMP_3 ALT2 - UART3_DE ALT3 - UART3_RTS ALT4 - I2C3_SCL ALT5 - SPI3_MOSI ALT7 - MCAN3_STBY ALT16 - PWM0_P_1 ALT17 - PWM1_FAULT_1 ALT18 - PWM0_FAULT_1 ALT19 - RDC0_EXC_N ALT20 - QE11_H0 ALT22 - SEI1_RX	VIO_B00
8	PA14	输入/输出	GPIO	ALT0 - GPIO_A_14 ALT2 - UART3_RXD ALT5 - SPI3_DAT2 ALT7 - MCAN3_RXD ALT16 - PWM0_P_2 ALT18 - ACMP_COMP_0 ALT20 - QE11_H1 ALT24 - EWDG1_RST	VIO_B00
9	PA15	输入/输出	GPIO	ALT0 - GPIO_A_15 ALT3 - GPTMR0_COMP_3 ALT2 - UART3_TXD ALT5 - SPI3_DAT3 ALT7 - MCAN3_TXD ALT16 - PWM0_P_3 ALT18 - ACMP_COMP_1 ALT20 - QE11_F ALT24 - SOC_REF0	VIO_B00
10	VIO_B00	供电/地	GPIOA 的供电		
11	VDD_SOC	SOC 供电	内核的供电 (1)		

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
12	PA03	输入/输出	GPIO	ALT0 - GPIO_A_03 ALT1 - GPTMR1_CAPT_1 ALT3 - UART0_CTS ALT4 - I2C0_SDA ALT5 - SPI3_CS_3 ALT7 - MCAN1_STBY ALT16 - ACMP_COMP_1 ALT17 - PWM1_P_3 ALT18 - TRGM0_P_03 ALT19 - PWM1_FAULT_1 ALT20 - QE11_H1 ALT24 - SYSCTL_CLK_OBS_3	VIO_B00
13	PA02	输入/输出	GPIO	ALT0 - GPIO_A_02 ALT1 - GPTMR1_COMP_1 ALT2 - UART0_DE ALT3 - UART0_RTS ALT4 - I2C0_SCL ALT7 - MCAN0_STBY ALT16 - ACMP_COMP_0 ALT17 - PWM1_P_2 ALT18 - TRGM0_P_02 ALT19 - ACMP_COMP_1 ALT20 - QE11_F ALT24 - SYSCTL_CLK_OBS_2	VIO_B00
14	PA01	输入/输出	GPIO	ALT0 - GPIO_A_01 ALT1 - GPTMR1_CAPT_0 ALT2 - UART0_RXD ALT7 - MCAN0_RXD ALT16 - PWM0_FAULT_1 ALT17 - PWM1_P_1 ALT18 - TRGM0_P_01 ALT19 - ACMP_COMP_0 ALT24 - SYSCTL_CLK_OBS_1	VIO_B00

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
15	PA00	MCU 输入/输出	GPIO	ALT0 - GPIO_A_00 ALT1 - GPTMR1_COMP_0 ALT2 - UART0_TXD ALT7 - MCAN0_TXD ALT16 - PWM0_FAULT_0 ALT17 - PWM1_P_0 ALT18 - TRGM0_P_00 ALT19 - PWM1_FAULT_0 ALT24 - SYSCTL_CLK_OBS_0	VIO_B00
16	VDD_OTPCAP	供电/地	内部 LDO(OTP) 对地管脚		
17	RSTN	MCU 复位	复位管脚		VDGO
18	DCDC_GND	供电/地	内部 DCDC 的接地脚		
19	DCDC_LP	供电/地	内部 DCDC 的电感外接脚		
20	DCDC_IN	供电/地	内部 DCDC 电源输入		
21	VDD_PMCCAP	供电/地	内部 LDO(PMC) 对地管脚		
22	VPMC	供电/地	内部 LDO(PMC) 的输入脚		
23	VDD	供电/地	片上 DLDO 的数字 3.3V 输出		
24	FBD	供电/地	片上 DLDO 的反馈脚		
25	VCC5V	供电/地	5V 电输入, 给 DLDO、ALDO 供电		
26	GNDA	供电/地	片上 ALDO 的接地		
27	VAA	供电/地	片上 ALDO 的模拟 3.3V 输出		

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
28	OUTA	运放	运放 A 端输出		
29	INA-	运放	运放 A 负极输入端		
30	INA+	运放	运放 A 正极输入端		
31	GOP	运放	运放的地管脚		
32	VOP	运放	运放的电源输入		
33	INB+	运放	运放 B 正极输入端		
34	INB1	运放	运放 B 负极输入端		
35	OUTB	运放	运放 B 端输出		
36	ADCIN6	MCU 模拟端口	ADC 输入通道 6	ADC0_IN6 ADC1_IN6 ACMP_CMP0_INN1 ACMP_CMP1_INN1 OPA1_INP1	VIO_B01
37	ADCIN5	MCU 模拟端口	ADC 输入通道 5	ADC0_IN5 ADC1_IN5 ACMP_CMP0_INP2 ACMP_CMP1_INP2 OPA1_INN0	VIO_B01
38	ADCIN4	MCU 模拟端口	ADC 输入通道 4	ADC0_IN4 ADC1_IN4 ACMP_CMP0_INN2 ACMP_CMP1_INN2 OPA1_INP0	VIO_B01
39	ADCIN3	MCU 模拟端口	ADC 输入通道 3	ADC0_IN3 ADC1_IN3 ACMP_CMP0_INN4 ACMP_CMP1_INN4 OPA0_INN3 OPA1_INN3	VIO_B01

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
40	ADCIN2	MCU 模拟端口	ADC 输入通道 2	ADC0_IN2 ADC1_IN2 ACMP_CMP0_INP4 ACMP_CMP1_INP4 OPA0_INP3 OPA1_INP3	VIO_B01
41	ADCIN1	MCU 模拟端口	ADC 输入通道 1	ADC0_IN1 ADC1_IN1 DAC1_OUT ACMP_CMP0_INP6 ACMP_CMP1_INP6 OPA0_INN2 OPA1_INN2	VIO_B01
42	ADCIN11	MCU 模拟端口	ADC 输入通道 11	ADC0_IN11 ADC1_IN11 DAC0_OUT ACMP_CMP0_INN6 ACMP_CMP1_INN6 OPA0_INP2 OPA1_INP2	VIO_B01
43	ADCIN14	MCU 模拟端口	ADC 输入通道 14	ADC0_IN14 ADC1_IN14 ACMP_CMP1_INN7 OPA1_OUT	VIO_B01
44	ADCIN15	MCU 模拟端口	ADC 输入通道 15	ADC0_IN15 ADC1_IN15 ACMP_CMP0_INN7 OPA0_OUT	VIO_B01
45	VIO_B01	供电/地	VANA 脚		VIO_B01
46	VREFL	供电/地	ADC 参考输入低		
47	VREFH	供电/地	ADC 参考输入高		
48	USB_DP	USB	MCU 的 USB 接口		VUSB
49	USB_DM	USB	MCU 的 USB 接口		VUSB
50	VDD_SOC	SOC 供电	内核的供电 (2)		

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
51	XI	时钟	24MHz 时钟输入		VPLL
52	XO	时钟	24MHz 时钟输出		VPLL
53	VIO_B00	GPIO 供电	GPIOA 的供电 (2)		
54	PA29	MCU 输入/输出	GPIO	ALT0 - GPIO_A_29 ALT3 - UART7_RTS ALT4 - I2C3_SCL ALT5 - SPI1_MOSI ALT7 - MCAN3_STBY ALT16 - PWM0_P_5 ALT17 - PWM1_P_5 ALT18 - TRGM0_P_05 ALT19 - RDC0_EXC_N ALT20 - QEI0_H0 ALT22 - SEI0_RX ALT24 - SYSCTL_CLK_OBS_3 ALT25 - USB0_OC	VIO_B00
55	PA28	MCU 输入/输出	GPIO	ALT0 - GPIO_A_28 ALT3 - UART7_CTS ALT4 - I2C3_SDA ALT5 - SPI1_MISO ALT16 - PWM0_P_4 ALT17 - PWM1_P_4 ALT18 - TRGM0_P_04 ALT19 - RDC0_EXC_P ALT20 - QEI0_Z ALT21 - QEO0_Z ALT22 - SEI0_TX ALT24 - SYSCTL_CLK_OBS_2	VIO_B00

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
56	PA27	MCU 输入/输出	GPIO	ALT0 - GPIO_A_27 ALT3 - UART6_CTS ALT5 - SPI1_SCLK ALT16 - PWM0_P_3 ALT17 - PWM1_P_3 ALT18 - TRGM0_P_03 ALT20 - QEIO_B ALT21 - QEO0_B ALT22 - SEIO_CK ALT24 - SYSCTL_CLK_OBS_1	VIO_B00
57	PA26	MCU 输入/输出	GPIO	ALT0 - GPIO_A_26 ALT1 - GPTMR2_COMP_2 ALT2 - UART6_DE ALT3 - UART6_RTS ALT5 - SPI1_CS_0 ALT7 - MCAN2_STBY ALT16 - PWM0_P_2 ALT17 - PWM1_P_2 ALT18 - TRGM0_P_02 ALT20 - QEIO_A ALT21 - QEO0_A ALT22 - SEIO_DE ALT24 - SYSCTL_CLK_OBS_0	VIO_B00
58	G12	预驱	预驱的接地		
59	V12	预驱	预驱的电源		
60	LO1	预驱	桥臂 1 的低端驱动输出, 高电平有效		
61	LO2	预驱	桥臂 2 的低端驱动输出, 高电平有效		
62	LO3	预驱	桥臂 3 的低端驱动输出, 高电平有效		
63	NC	空置	空置		
64	VS3	预驱	桥臂 3 的高端悬浮地端		
65	HO3	预驱	桥臂 3 的高端驱动输出, 高电平有效		

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
66	VB3	预驱	桥臂 3 的高端悬浮电源		
67	NC	空置	空置		
68	VS2	预驱	桥臂 2 的高端悬浮地端		
69	HO2	预驱	桥臂 2 的高端驱动输出, 高电平有效		
70	VB2	预驱	桥臂 2 的高端悬浮电源		
71	NC	空置	空置		
72	VS1	预驱	桥臂 1 的高端悬浮地端		
73	HO1	预驱	桥臂 1 的高端驱动输出, 高电平有效		
74	VB1	预驱	桥臂 1 的高端悬浮电源		
75	NC	空置	空置		
76	VIO_B00	供电/地	GPIOA 的供电 (3)		
77	PA07	MCU 输入/输出	GPIO	ALT0 - GPIO_A_07 ALT1 - GPTMR0_COMP_0 ALT2 - UART1_TXD ALT4 - I2C1_SCL ALT5 - SPI0_MOSI ALT16 - PWM0_P_3 ALT17 - PWM1_P_7 ALT18 - TRGM0_P_07 ALT20 - QE11_H0 ALT22 - SEI1_RX ALT24 - JTAG_TMS	VIO_B00

编号	管脚名称	类型	功能说明	数字功能/模拟功能	供电分组
78	PA06	MCU 输入/输出	GPIO	ALT0 - GPIO_A_06 ALT1 - GPTMR0_CAPT_0 ALT2 - UART1_RXD ALT4 - I2C1_SDA ALT5 - SPI0_MISO ALT16 - PWM0_P_2 ALT17 - PWM1_P_6 ALT18 - TRGM0_P_06 ALT20 - QE11_Z ALT21 - QEO1_Z ALT22 - SEI1_TX ALT24 - JTAG_TCK	VIO_B00
79	PA05	MCU 输入/输出	GPIO	ALT0 - GPIO_A_05 ALT1 - GPTMR1_COMP_2 ALT2 - UART1_DE ALT3 - UART1_RTS ALT5 - SPI0_SCLK ALT7 - MCAN1_TXD ALT16 - PWM0_P_1 ALT17 - PWM1_P_5 ALT18 - TRGM0_P_05 ALT19 - RDC0_EXC_N ALT20 - QE11_B ALT21 - QEO1_B ALT22 - SEI1_CK ALT24 - JTAG_TDI	VIO_B00
80	VDD_SOC	SOC 供电	内核的供电(3)		

## 2.3 特殊功能引脚

芯片默认是通过 BOOT\_MODE[1:0]=[PA03:PA02] 引脚选择三种不同的启动模式，启动配置如表 3。其他特殊引脚配置如表 4。

启动模式选择引脚		启动模式	说明
BOOT_MODE1	BOOT_MODE0		
0	0	XPI NOR 启动	从连接在 XPI0 上的串行 NOR FLASH 启动
0	1	在系统编程 (ISP)/串行启动	从 UART0/USB0 上烧写固件, OTP, 或从 UART0/USB0 上启动
1	0	在系统编程 (ISP)/串行启动	从 UART0/USB0 上烧写固件, OTP, 或从 UART0/USB0 上启动
1	1	保留模式	保留模式

表 3: 启动配置表

引脚名称	描述	建议用法
XTALI	24MHz 时钟输入	接 24MHz 晶体或有源时钟
XTALO	24MHz 时钟输出	接 24MHz 晶体或悬空

表 4: 特殊功能引脚配置

注意：在系统编程（ISP）模式下，仅支持从 UART0 烧写固件，或从 UART0 启动。

## 2.4 IO 复位状态

表 5总结了本产品所有 IO 在系统复位后的状态：

名称	复位后状态	复位后功能
PA04	高阻	JTAG.TDO
PA05	输入内部上拉	JTAG.TDI
PA06	输入内部下拉	JTAG.TCK
PA07	输入内部上拉	JTAG.TMS
PA08	输入内部上拉	JTAG.TRST
其余 IO	输入状态保持器	GPIO

表 5: IO 复位状态表

## 2.5 IO 供电引脚

本产品上，GPIO 都分配在 PA(PA00~PA29) 组，该组的 IO 供电引脚为 VIO\_B00，分别有 10 脚、53 脚和 76 脚，该芯片的 VIO\_B00 通过内部的 DLDO 提供数字 3.3V，所以可以在 PCB 上通过走线将 10、53 和 76 引脚与 23 脚 VDD 相连。

注意：由于这 DLDO 的最大电流是 500mA, 而且为了芯片更好的散热性能，不建议使用这两个 LDO 为板上其他器件供电，并注意 GPIO 上的负载电流。

## 3 电源的供电

该芯片内部需要供电的部分主要分为 5 部分：MCU、DLDO、ALDO、三相驱动、片内独立运放。MCU 的供电详见 3.1 节。

### 3.1 MCU 的供电

MCU 的供电分为内核供电 **VDD\_SOC**、为电源管理域和 PDGO 提供电源的 **VPMC**、为 I/O 供电的 **VIO\_B00**、**VIO\_B01** 几部分。

VDD\_SOC 可以通过给 **DCDC\_IN** 脚（20 脚）输入 3.0V~3.6V 电源，利用 MCU 内部的 DCDC 产生 VDD\_SOC 所需的 1.2V 电源，如图 6 所示。

如果追求更好的 ADC 性能表现，可以不使用内部 DCDC，采用外部 1.2V 供电，如图 7 所示。这时 DCDC\_IN（20 脚）和 DCDC\_LP（19 脚）需要通过电阻接地，并且在软件代码中关闭 DCDC。

通过 **VPMC** 脚（22 脚）为电源管理域和 PDGO 提供电源，即使 DCDC\_IN 掉电，电源管理域和 PDGO 的内容依然会保持。

**VIO\_B00** 固定接 3.3V 电源，该芯片通过内部 DLDO 产生数字 +3.3V 电源。

注意：使用内置 DCDC 时，16 位精度 ADC 会有一定程度下降；片上 ADC 使用的注意事项请参考：<https://www.hpmicro.com/design-resources/chip-information> 的 ADC 相关应用文档。

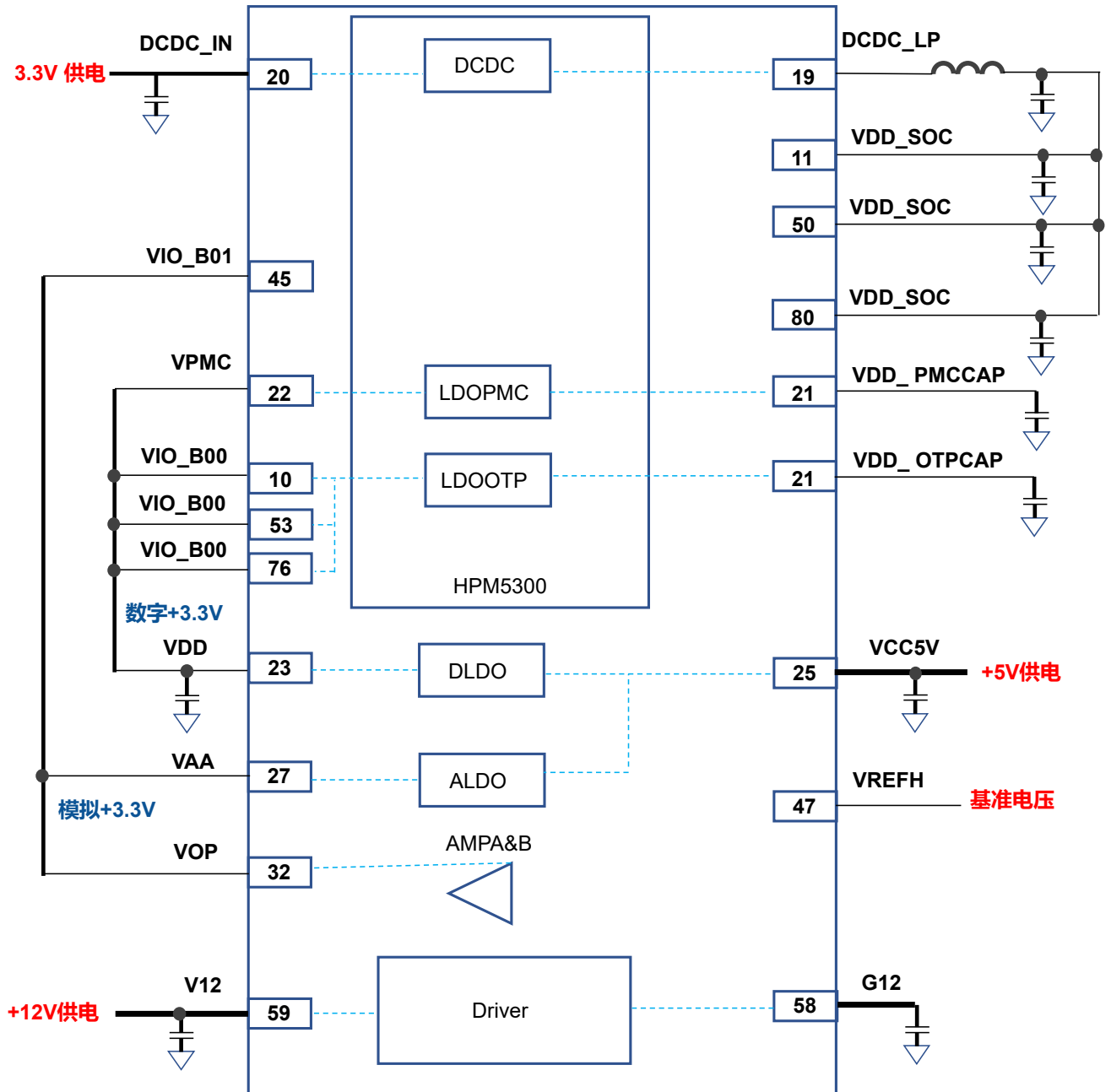


图 6: 使用内部 DCDC 系统供电框图

其中电感电容建议值如表 6。

位号	参考值
L1	2.2uH~10uF, 典型 4.7uH
C1	33~66uF
C2 C3 C4	0.1uF
C5	4.7uF+0.1uF
C6	4.7uF+0.1uF

表 6: 电源部分电感，电容参考值

不使用内部 DCDC，使用外部 1.2V 电源供电时，参考框图如下。其中 C5、C6 的电容建议值如表 6。

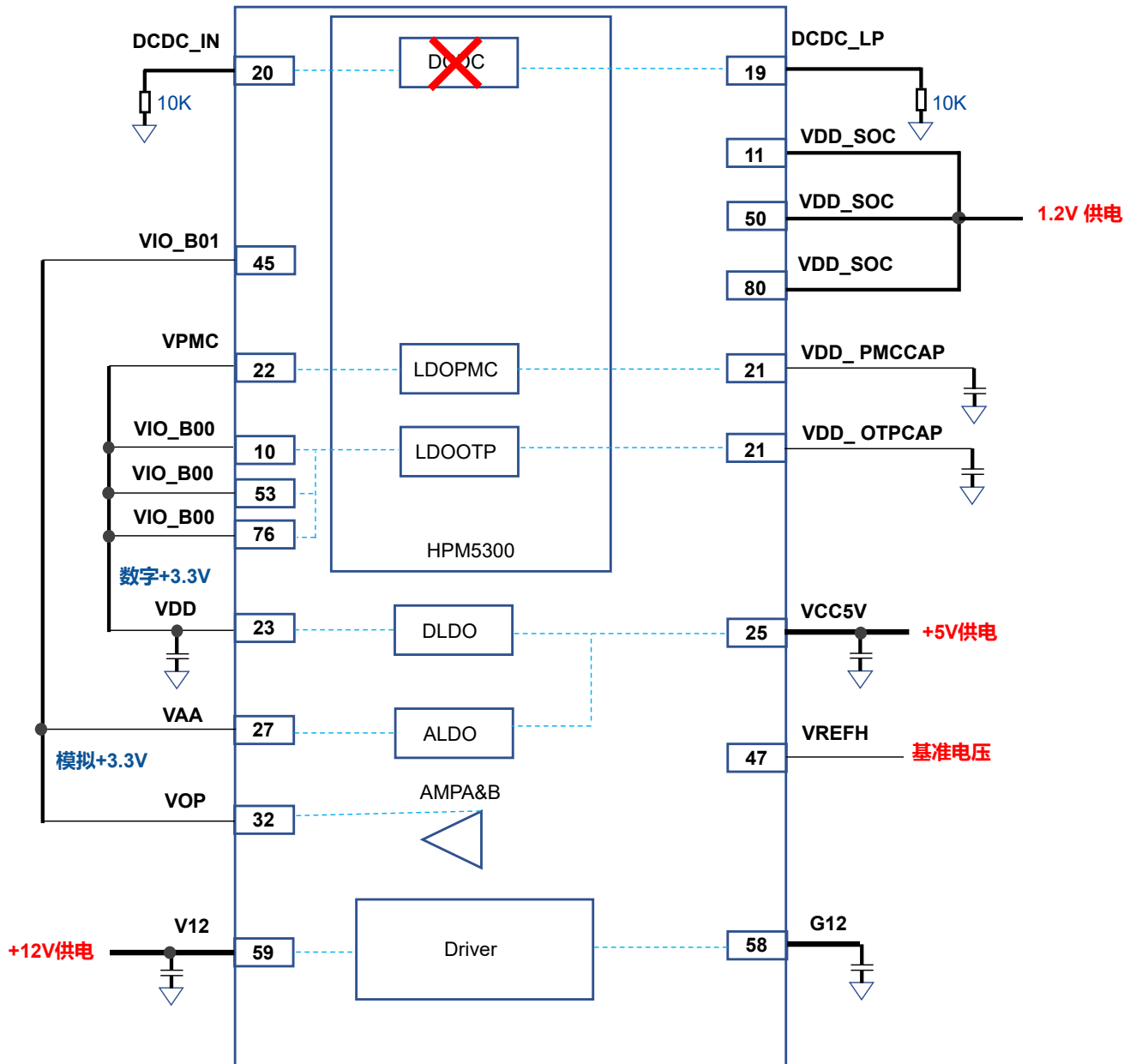


图 7: 不使用内置 DCDC 的系统供电框图

## 3.2 ALDO 和 DLDO 供电

该芯片内部合封了 2 个 LDO，分别是产生数字 3.3V 的 DLDO、产生模拟 3.3V 的 ALDO。DLDO 和 ALDO 都是 5V 供电，通过 25 脚的 VCC5V 提供。

注意：由于这两个 LDO 的最大电流是 500mA，而且为了芯片更好的散热性能，不建议使用这两个 LDO 为板上其他器件供电，并注意 GPIO 上的负载电流。

## 3.3 三相独立半桥驱动 Driver 的供电

针对不同的 MOS 管，选择不同的驱动电压，开启 MOS 管推荐电源 VCC 工作电压典型值为 4.5V-15V，通过该芯片的 59 脚 V12 和 58 脚的 G12 供电。

## 3.4 独立运放 AMP 的供电

该芯片合封了 2 个低工作电流、单电源供电、6MHz 带宽及高速轨到轨输入与输出的双路运放，供电采用片内合封的 ALDO 输出的模拟 3.3V 电源。

## 3.5 上下电时序

上电要求 VPMC 不能迟于其他电源上电即可，下电要求 VPMC 不早于其他电源下电即可。

## 4 电气特性

### 4.1 工作条件

若无另行说明，所有电压都以 VSS 为基准。

#### 4.1.1 MCU 的最大值和最小值

表 7 给出了 MCU 支持工作环境的最大值和最小值；超过表 7 所列的值，可能会对芯片造成永久伤害。

符号	描述	最小值	最大值	单位
DCDC_IN	DCDC 输入电压	-0.3	3.6	V
VPMC	VPMC 输入电压	-0.3	3.6	V
VDD_SOC	VDD_SOC 输入电压	-0.3	1.3	V
VDD_USB	USB CORE 输入电压	-0.3	1.3	V
VANA	VANA 输入电压	-0.3	3.6	V
VREFH	ADC 参考电压	2.4	3.6	V
USB0_VBUS	USB0 输入检测电压	-	5.5	V
VUSB	USB 输入电压	-0.3	3.6	V
VIO_Bxx(3.3V 模式)	IO 对应电源 3.3V 供电	-0.3	3.6	V
VIO_Bxx(1.8V 模式)	IO 对应电源 1.8V 供电	-0.3	1.98	V
ESD HBM	HBM 模型的抗 ESD 电压	-	2000	V
ESD CDM	CDM 模型的抗 ESD 电压	-	500	V
T <sub>STG</sub>	存储温度	-40	150	°C

表 7: MCU 的最大值和最小值

### 4.1.2 MCU 的正常工作条件

表 8 列出了 MCU 的正常工作条件，若超出此表所列的工作条件，将不保证芯片的正常功能和性能。

符号	描述	工作场景	最大主频	最小值	典型值	最大值 <sup>(1)</sup>	单位
VDD_SOC <sup>(2)</sup>	VDD_SOC 输入电压	性能模式	480 MHz	1.25	1.275	1.30	V
		平衡模式	400 MHz	1.15	1.175	1.30	V
		节能模式	280 MHz	1.05	1.075	1.30	V
		休眠模式 <sup>(3)</sup>	-	0.9	-	1.30	V
DCDC_IN	DCDC 输入电压	-	-	3.0	3.3	3.6	V
VPMC	VPMC 输入电压	-	-	3.0	3.3	3.6	V
VANA	VANA 输入电压	-	-	3.0	3.3	3.6	V
VBUS0	VBUS0 输入电压	-	-	-	5.0	5.5	V
VUSB	VUSB 输入电压	-	-	3.0	3.3	3.6	V
VIO_Bxx (3.3V 模式)	对应 IO 电源 3.3V	-	-	3.0	3.3	3.6	V
VIO_Bxx (1.8V 模式)	对应 IO 电源 1.8V	-	-	1.62	1.8	1.98	V
T <sub>A</sub>	工作环境温度	-	-	-40	-	105	°C
T <sub>J</sub>	工作芯片结温	-	-	-40	-	125	°C

表 8: 正常工作条件

1. MCU 工作在最大电压下会导致较大的功耗和发热，长期在最大电压下工作会导致芯片使用寿命缩短
2. 先辑推荐通常情况下将 VDD\_SOC 电压设定为典型值。
3. 休眠模式下，片上 DCDC 可保持较低电压输出，从而保存片上 SRAM 内的数据。

## 4.2 内置闪存 (Flash) 特性

本产品内置 1MB 闪存。

内置的 1MB 闪存，分为 4096 个页 (page)，每个页包含 256 字节 (Byte)。一次编程最多可以烧写 256 字节。闪存的擦除可以按照每 4 页 (1K 字节)，16 页 (4K 字节)，128 页 (32K 字节)，256 页 (64K 字节) 和全片来进行。内置闪存的特性如表 9。

符号	描述	最小值	典型值	最大值	单位
ICC Standby	闪存待机电流	-	7.0	35	uA
ICC DPD	闪存深度休眠电流	-	0.6	4	uA
ICC Read	闪存读取电流	-	3	13	mA
ICC P	闪存编程电流	-	1.5	4	mA
ICC 1KE	闪存 1KB 擦除电流	-	1	5	mA

符号	描述	最小值	典型值	最大值	单位
ICC 4KE	闪存 4KB 擦除电流	-	1	6	mA
ICC 32KE	闪存 32KB 擦除电流	-	1	7	mA
ICC 64KE	闪存 64KB 擦除电流	-	1	8	mA
ICC CE	闪存全擦除电流	-	1	9	mA
t BP	闪存字节编程时间	-	100	200	us
t PP	闪存页编程时间	-	1	2	ms
t SE	闪存 1KB/4KB 扇区擦除时间	-	2.3	5	ms
t BE	闪存 32KB/64KB 块擦除时间	-	2.3	5	s
t CE	闪存全擦除时间	-	5	9	ms
Endurance	25°C 编程/擦除周期数	200k		-	Cycles
Data Retention	25°C 数据保存时间	-	50	-	Years

表 9: 内置闪存特性

### 4.3 MCU 部分的特性

该章节描述的是 MCU 子系统的工作条件、电气特性、技术参数等, 主要包含内置 DCDC、VPMC、时钟、JTAG、ADC 等部分的特性, 详细请查阅《HPM5300 系列高性能微控制器用户手册》。

本芯片的模拟部分包含两部分, 一部分是在集成在 MCU 上的, 如 16 位的 ADC、比较器 ACMP、可编程运放等; 还有一部分是合封在芯片里面的, 有 Driver (三相半桥驱动) 和 AMPAAMPB (运放 A 和运放 B) 等。本章节描述的是集成在 MCU 上的模拟部分。注: 针对运放部分, 为了区分, MCU 上的运放称为片上可编程运放 (OPAMP), 合封的运放称为片内模拟运放 (AMPA 和 AMPB)。

#### 4.3.1 MCU 的 DCDC 电气特性

内置 DCDC 电气特性如表 10。

参数	最小值	典型值	最大值	单位	备注
输入电压	3.0	3.3	3.6	V	
输出电压	0.6	-	1.375	V	
输出电压精度 (Run mode)	-3%	-	+3%	-	
输出电压精度 (LP mode)	-6%	-	+6%	-	
过流保护阈值	-	2	-	A	
过压保护阈值	-	1.6	-	V	

表 10: DCDC 电气特性

#### 4.3.2 VPMC 欠压检测

VPMC 欠压检测 BOR 的特性如表 11。

参数	符号	最小值	典型值	最大值	单位	备注
欠压警告生效电压	VBOR Warning Assert	-	2.8	-	V	-
欠压警告释放电压	VBOR Warning Release	-	2.9	-	V	-
欠压复位生效电压	VBOR Reset Assert	-	2.6	-	V	-
欠压复位释放电压	VBOR Reset Release	-	2.7	-	V	-

表 11: VPMC 欠压检测特性

### 4.3.3 复位引脚 RESET\_N

RESET\_N 保持低电平以触发正常复位的时间长度要求，请参考表 12。

参数	符号	最小值	典型值	最大值	单位	备注
RESET_N 低电平时间	T resetn low	300	1000	-	us	-

表 12: RESET\_N 低电平复位特性

### 4.3.4 振荡器

- 24MHz 振荡器特性

参数	符号	最小值	典型值	最大值	单位	备注
频率	FREQ	-	24	-	MHz	-
等效串联电阻	ESR	-	40~80	-	Ω	-
负载电容	CL	-	6	-	pF	-

表 13: 24MHz 晶振

- 24MHz RC 振荡器时钟特性

参数	符号	最小值	典型值	最大值	单位	备注
频率	FREQ	-	24	-	MHz	-
频率准确度		-2	-	2	%	-

表 14: 24MHz RC 振荡器

- PLL 特性

参数	符号	最小值	典型值	最大值	单位	备注
参考频率	fREF	-	24	-	MHz	-
VCO 频率	fVCO	400	-	1000	MHz	-
锁定时间	tLOCK	-	-	2400	cycle	参考时钟周期

表 15: PLL 特性参数

### 4.3.5 MCU 外设时钟特性

表 16 列举了本产品各个外设时钟的特性。

符号	条件	最小	典型	最大	单位
clk_top_cpu0	1.05V≤VDD_SOC≤1.30V	-	-	480	MHz
clk_top_mct0	1.05V≤VDD_SOC≤1.30V	-	-	24	MHz
clk_top_can0	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_can1	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_can2	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_can3	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_tmr0	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_tmr1	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_tmr2	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_tmr3	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_i2c0	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_i2c1	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_i2c2	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_i2c3	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_spi0	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_spi1	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_spi2	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_spi3	1.05V≤VDD_SOC≤1.30V	-	-	80	MHz
clk_top_urt0	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt1	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt2	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt3	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt4	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt5	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt6	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_urt7	1.05V≤VDD_SOC≤1.30V	-	-	100	MHz
clk_top_xpi0	1.05V≤VDD_SOC≤1.30V	-	-	333	MHz

符号	条件	最小	典型	最大	单位
clk_top_ana0	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	200	MHz
clk_top_ana1	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	200	MHz
clk_top_ana2	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	200	MHz
clk_top_ana3	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	200	MHz
clk_top_ref0	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	100	MHz
clk_top_ref1	$1.05V \leq VDD\_SOC \leq 1.30V$	-	-	100	MHz

表 16: 外设时钟特性

## 4.3.6 MCU 工作模式

芯片在不同模式下的各模块电源配置如表 17

模式	CPU0 子系统电源	VDD_SOC	VPMC	DGO
等待模式	开	开	开	开
停止模式	可选	开	开	开
休眠模式	关	关	开	开
关机模式	关	关	关	开

表 17: 工作模式配置表

## 4.3.7 MCU 的供电电流特性

电流消耗受多个参数和因素影响，其中包括工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及运行的代码等。

IDD(DCDC\_IN) 的供电电流如表 18 所示。DCDC\_IN、VPMC 由外部 3.3V 供电，VDD\_SOC 由片上 DCDC 产生。CPU 运行 CoreMark 程序，代码是从指令本地存储器 (ILM) 执行。外设时钟打开后均处于默认频率（详情请参考 HPM5300 用户手册）。测试都是在典型工艺参数下的芯片上测试所得，仅供参考。

IDD(VPMC) 的供电电流如表 19 所示。

IDD(VANA) 的供电电流如表 20 所示。

IDD(VPLL) 的供电电流如表 21 所示。

符号	测试条件	CPU0	外设状态	$T_A=25^{\circ}\text{C}$	$T_A=85^{\circ}\text{C}$	$T_A=105^{\circ}\text{C}$	单位
IDD DCDC_IN = 3.3V	VDD_SOC=1.175V CPU/BUS@480/160MHz	开	全开	59.9	64.7	67.8	mA
		开	全关	33.5	36.8	39.6	mA
	VDD_SOC=1.10V CPU/BUS@240/120MHz	开	全开	36.2	39.1	41.4	mA
		开	全关	18.3	20.7	22.8	mA
	VDD_SOC=1.10V CPU/BUS@100/100MHz	开	全开	28.7	31.3	33.6	mA
		开	全关	13.1	15.4	17.3	mA
	VDD_SOC=1.05V CPU/BUS@24/24MHz	开	全开	5.5	7.3	8.8	mA
		开	全关	3.2	4.8	6.4	mA

表 18: 运行模式的典型电流

符号	测试条件	工作状态	$T_A=25^{\circ}\text{C}$	$T_A=85^{\circ}\text{C}$	$T_A=105^{\circ}\text{C}$	单位
IDD PMC	VPMC = 3.3V	运行模式 DCDC ON	1.06	1.14	1.20	mA
IDD PMC	VPMC = 3.3V	休眠模式 DCDC OFF	0.53	0.59	0.64	mA
IDD PMC	VPMC = 3.3V	关机模式 DGO Only	2.3	3.1	4.8	uA

表 19: IDD(VPMC) 典型电流

符号	测试条件	工作状态	$T_A=25^{\circ}\text{C}$	$T_A=85^{\circ}\text{C}$	$T_A=105^{\circ}\text{C}$	单位
IDD VANA	VANA = 3.3V	ADC0 10KSPS	0.17	0.18	0.19	mA
IDD VANA	VANA = 3.3V	ALL Analog OFF	0.09	0.10	0.10	mA

表 20: IDD(VANA) 典型电流

符号	测试条件	工作状态	$T_A=25^{\circ}\text{C}$	$T_A=85^{\circ}\text{C}$	$T_A=105^{\circ}\text{C}$	单位
IDD VPLL	VPLL = 3.3V	ALL PLL ON	2.55	2.64	2.67	mA
IDD VPLL	VPLL = 3.3V	PLL0 ON	1.75	1.79	1.81	mA
IDD VPLL	VPPL = 3.3V	ALL PLL OFF	0.83	0.83	0.84	mA

表 21: IDD(VPLL) 典型电流

## 4.3.8 I/O 特性

- I/O DC 特性

I/O 特性如表 22。

符号	参数	最小	典型	最大	单位
VDDIO 1.8V	IO 电源	1.62	1.8	1.98	V
VDDIO 3.3V	IO 电源	2.97	3.3	3.63	V
VIL 1.8V	输入低电平	0	-	0.3*VDDIO	V
VIH 1.8V	输入高电平	0.7*VDDIO	-	VDDIO	V
VOL 1.8V	输出低电平	-	-	0.15	V
VOH 1.8V	输出高电平	VDDIO-0.15	-	-	V
VIL 3.3V	输入低电平	0	-	0.3*VDDIO	V
VIH 3.3V	输入高电平	0.7*VDDIO	-	VDDIO	V
VOL 3.3V	输出低电平	-	-	0.15	V
VOH 3.3V	输出高电平	VDDIO-0.15	-	-	V
RPU22K	上拉电阻	17.1	22	28.3	kΩ
RPU47K	上拉电阻	36	47	60	kΩ
RPU100K	上拉电阻	75	100	125	kΩ
RPD100K	下拉电阻	75	100	125	kΩ

表 22: IO 工作条件

- I/O AC 特性

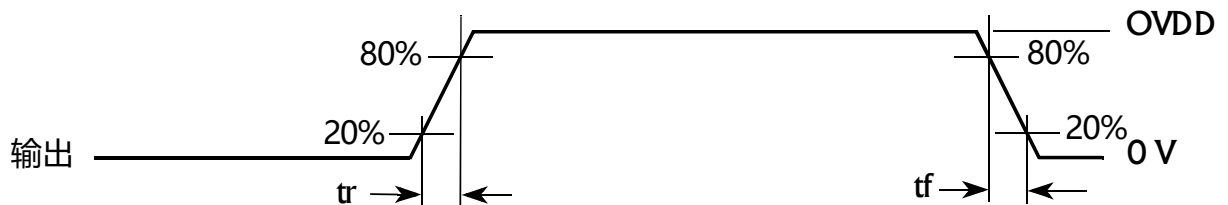


图 8: I/O AC 特性

类型	参数	符号	最小	最大	单位	测试条件
3.3/1.8V IO 1.8V	上升/下降时间	tr/tf	-	4.4/4.3	ns	15pf 负载, fast slew rate, 驱动强度 111b
3.3/1.8V IO 1.8V	上升/下降时间	tr/tf	-	8.2/7.9	ns	15pf 负载, slow slew rate, 驱动强度 111b
3.3/1.8V IO 1.8V	上升/下降时间	tr/tf	-	4.6/4.4	ns	15pf 负载, fast slew rate, 驱动强度 011b

类型	参数	符号	最小	最大	单位	测试条件
3.3/1.8V IO 1.8V	上升/下降时间	tr/tf	-	8.6/8.3	ns	15pf 负载, slow slew rate, 驱动强度 011b
3.3/1.8V IO 3.3V	上升/下降时间	tr/tf	-	2.6/2.5	ns	15pf 负载, fast slew rate, 驱动强度 111b
3.3/1.8V IO 3.3V	上升/下降时间	tr/tf	-	4.3/4.2	ns	15pf 负载, slow slew rate, 驱动强度 111b
3.3/1.8V IO 3.3V	上升/下降时间	tr/tf	-	2.9/2.7	ns	15pf 负载, fast slew rate, 驱动强度 011b
3.3/1.8V IO 3.3V	上升/下降时间	tr/tf	-	4.5/4.4	ns	15pf 负载, slow slew rate, 驱动强度 011b
3.3V IO 3.3V	上升/下降时间	tr/tf	-	2.1/1.6	ns	15pf 负载, fast slew rate, 驱动强度 111b
3.3V IO 3.3V	上升/下降时间	tr/tf	-	3.4/3.3	ns	15pf 负载, slow slew rate, 驱动强度 111b
3.3V IO 3.3V	上升/下降时间	tr/tf	-	2.2/1.7	ns	15pf 负载, fast slew rate, 驱动强度 011b
3.3V IO 3.3V	上升/下降时间	tr/tf	-	3.6/3.4	ns	15pf 负载, slow slew rate, 驱动强度 011b

表 23: I/O AC 特性

### 4.3.9 JTAG 接口

JTAG 时序如图 9。

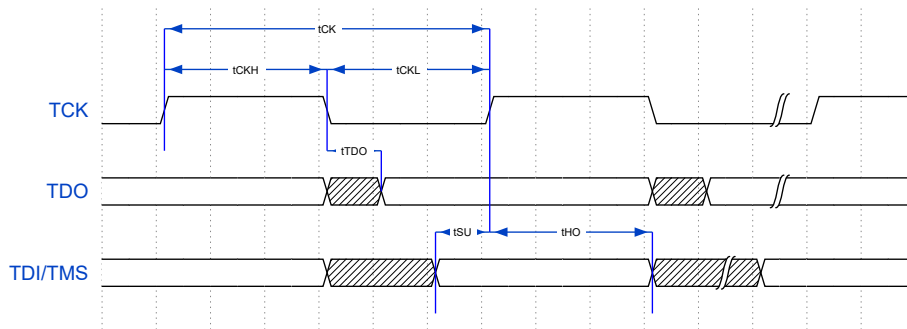


图 9: JTAG 时序图

符号	描述	最小值	最大值	单位
tCK	一个时钟周期持续的时间	40	-	ns
tCKH	一个时钟周期内高电平持续时间	0.48*P	0.52*P	ns
tCKL	一个时钟周期内低电平持续时间	0.48*P	0.52*P	ns
tSU(TDI-TCK)	输入建立时间, 从 TCK 高到 TDI 有效	8	-	ns
tSU(TMS-TCK)	输入建立时间, 从 TCK 高到 TMS 有效	8	-	ns
tHO(TCK-TDI)	输入保持时间, 从 TCK 高到 TDI 有效	15	-	ns
tHO(TCK-TMS)	输入保持时间, 从 TCK 高到 TMS 有效	15	-	ns
tTDO(TCK-TDO)	TCK 下降沿到 TDO 数据有效时间	-	15	ns

表 24: JTAG 时序参数

## 4.3.10 MCU 的 16 位 ADC

MCU 片上 16 位模数转换 ADC 特性如表 25 所示

参数	符号	最小值	典型值	最大值	单位	备注
电源电压	VDDA	3	3.3	3.6	V	-
输入信号电压	Vin	VREFL	-	VREFH	V	-
输入采样电容	Cs	-	4	-	pF	-
采样开关电阻	Ron	-	300	-	ohm	-
参考高电平	VREFH	2.4	-	VDDA	V	-
参考低电平	VREFL	0	-	-	V	-
采样速率	fs	-	2	-	MHz	-
差分非线性	DNL	-	+1/-0.89	-	LSB	单端信号
积分非线性	INL	-	+3.1/-5.2	-	LSB	单端信号
偏移误差	Vos	-	4	-	LSB	单端信号输入接地
增益误差 (全摆幅误差)	GE	-	3	-	LSB	单端信号输入接 VREFH
总未调整误差	TUE	-	7.2	-	-	单端信号
信号噪声失真比	SINAD	-	74	-	dB	单端信号 (VREFH=3.0V)
有效位数	ENOB	-	12	-	位	单端信号 (VREFH=3.0V)
总谐波失真	THD	-	93	-	dB	单端信号

表 25: 16 位 ADC 参数

## 4.3.11 MCU 的比较器 ACMP 特性

MCU 片上比较器 ACMP 特性如表 26 所示。

参数	符号	最小值	典型值	最大值	单位	备注
电源电压	VDDA	3	3.3	3.6	V	-
输入信号电平	Vin	0	-	VDDA	V	-
输入偏移	Vos	-3	-	3	mV	HPMODE=1
		-6	-	6	mV	HPMODE=0
迟滞电压	Vhyst	18	24	30	mV	HPMODE=0; HYST<1:0>=00
		12	16	20	mV	HPMODE=0; HYST<1:0>=01
		6	8	10	mV	HPMODE=0; HYST<1:0>=10
		0	0	0	mV	HPMODE=0; HYST<1:0>=11
		24	30	36	mV	HPMODE=1; HYST<1:0>=00
		16	20	24	mV	HPMODE=1;HYST<1:0>=01
		8	10	12	mV	HPMODE=1;HYST<1:0>=10
		0	0	0	mV	HPMODE=1;HYST<1:0>=11
传输延迟	Tp	60	80	100	ns	HPMODE=0
		5	6.5	8.5	ns	HPMODE=1

表 26: 比较器参数

## 4.3.12 MCU 的 12 位 DAC 特性

MCU 片上 12 位 DAC 特性如表 27 所示。

符号	描述/条件	最小值	典型值	最大值	单位
VDDA	供电电压	3.0	3.3	3.6	V
VDACR	参考电压	1.71	3.6	3.6	V
CLD	输出负载电容	-	-	400	pF
RLD	输出负载电阻	3k	-	-	ohm
IDDA DACLP	DAC LP 模式供电电流, 无负载	-	360	-	uA
IDDA DACHP	DAC HP 模式供电电流, 无负载	-	1.6	-	mA
Tpwrap	DAC 上电到输出有效的时间	-	-	10	uA

符号	描述/条件	最小值	典型值	最大值	单位
Tdachp	DAC HP 模式的输出建立时间 RLD = 3K ohm, CLD = 400 pF 数字编码 410~3891	-	1	1.2	uS
Tdaclp	DAC LP 模式的输出建立时间 RLD = 3K ohm, CLD = 400 pF 数字编码 410~3891	-	3.5	4	uS
SRHP	DAC HP 模式 Slew Rate RLD = 3K ohm, CLD = 400 pF 数字编码 410~3891	-	3	-	V/us
SRLP	DAC LP 模式 Slew Rate RLD = 3K ohm, CLD = 400 pF 数字编码 410~3891	-	7.2	-	V/us
INL	积分非线性	-	±3	-	LSB
DNL	差分非线性	-	±0.8	-	LSB
voffset	偏置误差 数字编码 410~3891	-	±6	-	mV
Egain	增益误差	-	±0.5	-	%
Vout	输出电压范围	VSSA+0.04	-	VDDA-0.04	V

表 27: 12 位 DAC 参数

### 4.3.13 MCU 的 OPAMP 特性

符号	描述/条件	最小值	典型值	最大值	单位
VDDA	供电电压	3.0	3.3	3.6	V
CMIR	共模输入范围	0	-	VDDA	V
Vloffset	Input Offset Voltage Vcm = VDDA/2, all temprature, no load	-	-	±2	mV
Vloffset	Input Offset Voltage All common mode input range, all temprature, no load	-	-	±3	mV
Iload	Drive Current, source or sink current 250mV ≤ output Voltage ≤ VDDA-250mV	-	-	3300	uA
Rload	Resistive Load	1k	-	-	ohm
Cload	Capacitive Load	1	-	-	pF
CMRR	共模抑制比	-	76	-	dB

符号	描述/条件	最小值	典型值	最大值	单位
PSRR	电源抑制比 1KHz, Cload = 50pF, 250mV ≤ output Voltage ≤ VDDA-250mV Follower Configuration	83	87	-	dB
PSRR	电源抑制比 1KHz, Cload = 50pF, 250mV ≤ output Voltage ≤ VDDA-250mV Non-inv amplify Configuration	55	77	-	dB
PSRR	电源抑制比 1KHz, Cload = 50pF, 250mV ≤ output Voltage ≤ VDDA-250mV Inv amplify Configuration	50	78	-	dB
GBW	Gain bandwidth product Cload ≤ 50pF, No Rload or Rload ≥ 1Kohm 250mV ≤ output Voltage ≤ VDDA-250mV Follower Configuration	3	10	16	MHz
GBW	Gain bandwidth product Cload ≤ 5pF, No Rload or Rload ≥ 1Kohm 250mV ≤ output Voltage ≤ VDDA-250mV Follower Configuration	7	27	43	MHz
SR	Slew Rate From 10% to 90% Output voltage, Cload ≤ 50pF Follower Configuration	-	7	-	V/us
SR	Slew Rate From 10% to 90% Output voltage, Cload ≤ 5pF Follower Configuration	-	18	-	V/us
AO	Open Loop Gain No Rload, 250mV ≤ output Voltage ≤ VDDA-250mV	92	115	118	dB
AO	Open Loop Gain Rload ≥ 1Kohm, 250mV ≤ output Voltage ≤ VDDA-250mV	92	115	118	dB

符号	描述/条件	最小值	典型值	最大值	单位
PM	Phase Margin Clod $\leq$ 50pF, No Rload or Rload $\geq$ 1Kohm 250mV $\leq$ output Voltage $\leq$ VDDA-250mV Follower Configuration	-	76	-	°
PM	Phase Margin Clod $\leq$ 5pF, No Rload or Rload $\geq$ 1Kohm 250mV $\leq$ output Voltage $\leq$ VDDA-250mV Follower Configuration	-	66	-	°
GM	Gain Margin Clod $\leq$ 50pF, No Rload or Rload $\geq$ 1Kohm 250mV $\leq$ output Voltage $\leq$ VDDA-250mV Follower Configuration	-	16	-	dB
PM	Gain Margin Clod $\leq$ 5pF, No Rload or Rload $\geq$ 1Kohm 250mV $\leq$ output Voltage $\leq$ VDDA-250mV Follower Configuration	-	11	-	dB
Vohsat	High Saturation Output Voltage	VDDA-150mV	-	-	mV
Volsat	Low Saturation Output Voltage	-	-	150	mV
Twakeup	Wake up time from disable state Clod $\leq$ 50pF, Rload $\geq$ 1Kohm Follower Configuration	-	1.7	2.8	us
Twakeup	Wake up time from disable state Clod $\leq$ 5pF, Rload $\geq$ 1Kohm Follower Configuration	-	1.5	3.2	us
Gerr	Gain Error PGA Gain = 2, 250mV $\leq$ output Voltage $\leq$ VDDA-250mV	0	-	0.5	%
Gerr	Gain Error PGA Gain = 4, 250mV $\leq$ output Voltage $\leq$ VDDA-250mV	-0.3	-	0.2	%
Gerr	Gain Error PGA Gain = 8, 250mV $\leq$ output Voltage $\leq$ VDDA-250mV	-0.9	-	0.1	%

符号	描述/条件	最小值	典型值	最大值	单位
Gerr	Gain Error PGA Gain = 16, 250mV ≤ output Voltage ≤ VDDA-250mV	-2.2	-	0	%
Gerr	Gain Error PGA Gain = 32, 250mV ≤ output Voltage ≤ VDDA-250mV	-5.3	-	0	%
Gerr	Gain Error PGA Gain = 64, 250mV ≤ output Voltage ≤ VDDA-250mV	-7.2	-	0	%
Gerr	Gain Error PGA Gain = 128, 250mV ≤ output Voltage ≤ VDDA-250mV	-10.3	-	0	%
Gerr	Gain Error PGA Gain = -2, 250mV ≤ output Voltage ≤ VDDA-250mV	-0.9	-	0	%
Gerr	Gain Error PGA Gain = -4, 250mV ≤ output Voltage ≤ VDDA-250mV	-0.9	-	0	%
Gerr	Gain Error PGA Gain = -8, 250mV ≤ output Voltage ≤ VDDA-250mV	-1	-	0	%
Gerr	Gain Error PGA Gain = -16, 250mV ≤ output Voltage ≤ VDDA-250mV	-1.2	-	0.3	%
Gerr	Gain Error PGA Gain = -32, 250mV ≤ output Voltage ≤ VDDA-250mV	-1.7	-	0.8	%
Gerr	Gain Error PGA Gain = -64, 250mV ≤ output Voltage ≤ VDDA-250mV	-3	-	1.8	%
Gerr	Gain Error PGA Gain = -128, 250mV ≤ output Voltage ≤ VDDA-250mV	-5.8	-	3.7	%
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 2	-	10/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 4	-	30/10	-	Kohm/Kohm

符号	描述/条件	最小值	典型值	最大值	单位
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 8	-	70/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 16	-	150/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 32	-	310/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 64	-	630/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, non-inverting configuration, PGA gain = 128	-	1270/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -2	-	20/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -4	-	40/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -8	-	80/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -16	-	160/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -32	-	320/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -64	-	640/10	-	Kohm/Kohm
Rpga	PGA R2/R1 resistor value, inverting configuration, PGA gain = -128	-	1280/10	-	Kohm/Kohm
Delta R	Resistor Variation	-5	-	5	%
PGA BW	PGA Bandwith, non-inverting configuration, PGA gain = 2~128	-	GBW/gain	-	MHz

符号	描述/条件	最小值	典型值	最大值	单位
PGA BW	PGA Bandwith, inverting configuration, PGA gain = -2~-128	-	$GBW/( gain  + 1)$	-	MHz
Ndensity	Voltage Noise Density 1KHz, Rload = 1Kohm	-	55	-	$nV/\sqrt{Hz}$
Ndensity	Voltage Noise Density 10KHz, Rload = 1Kohm	-	22	-	$nV/\sqrt{Hz}$
IDD	OPAMP 功耗电流 No Rload, Follower Configuration	-	810	-	uA

表 28: OPAMP 参数

4.3.14 SPI 接口

- SPI 主模式时序图

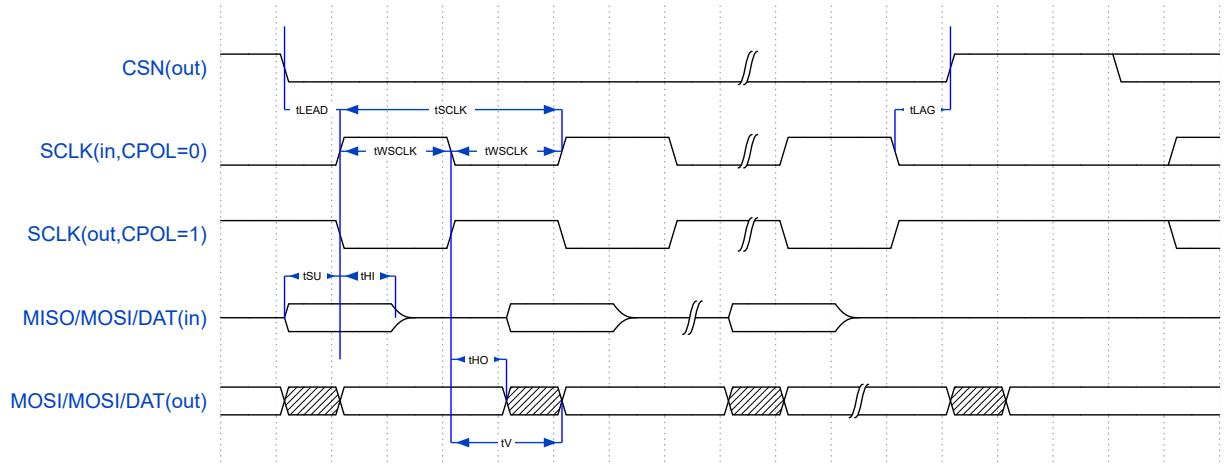


图 10: SPI 主模式时序 (CPHA=0)

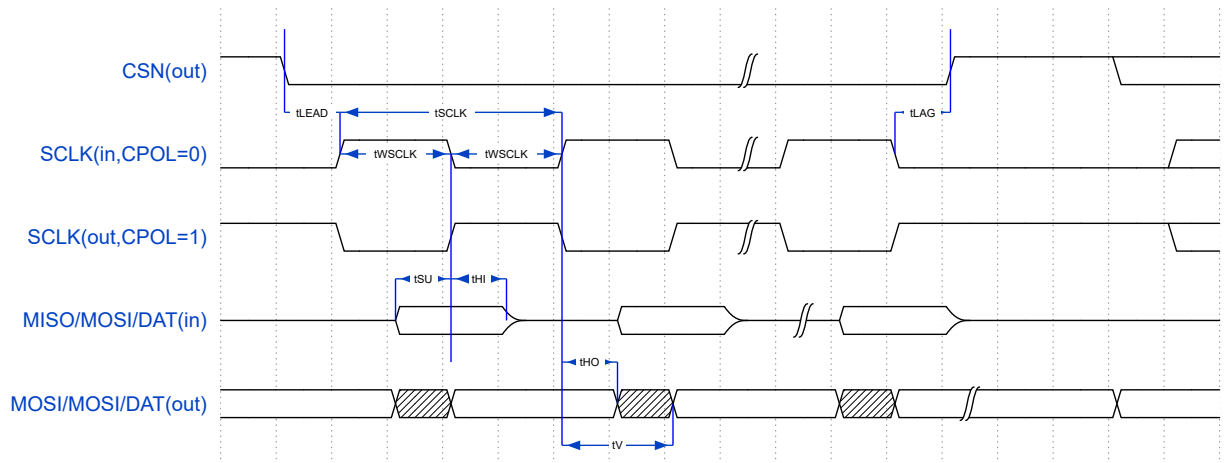


图 11: SPI 主模式时序 (CPHA=1)

符号	描述	最小	最大	单位
tSCK	SCK 周期	12.5	—	ns
tLEDA	CS 建立时间	1	—	tperiph
tLAG	CS 保持时间	1	—	tperiph
tWSCK	时钟高或低时间	tSCK / 2 - 3	—	ns
tSU	数据建立时间 (输入)	10	—	ns
tHI	数据保持时间 (输入)	2	—	ns
tV	数据有效 (SCLK 延后)	—	8	ns

符号	描述	最小	最大	单位
tHO	数据保持时间 (输出)	0	—	ns

表 29: SPI 主模式参数 (注:  $t_{periph} = 1000 / f_{periph}$ )

● SPI 从模式时序图

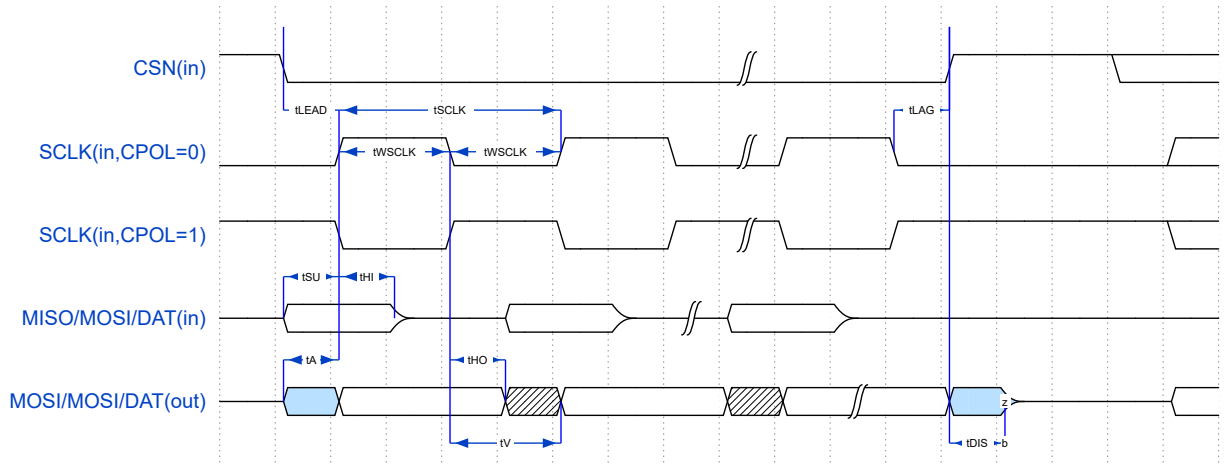


图 12: SPI 从模式时序 (CPHA=0)

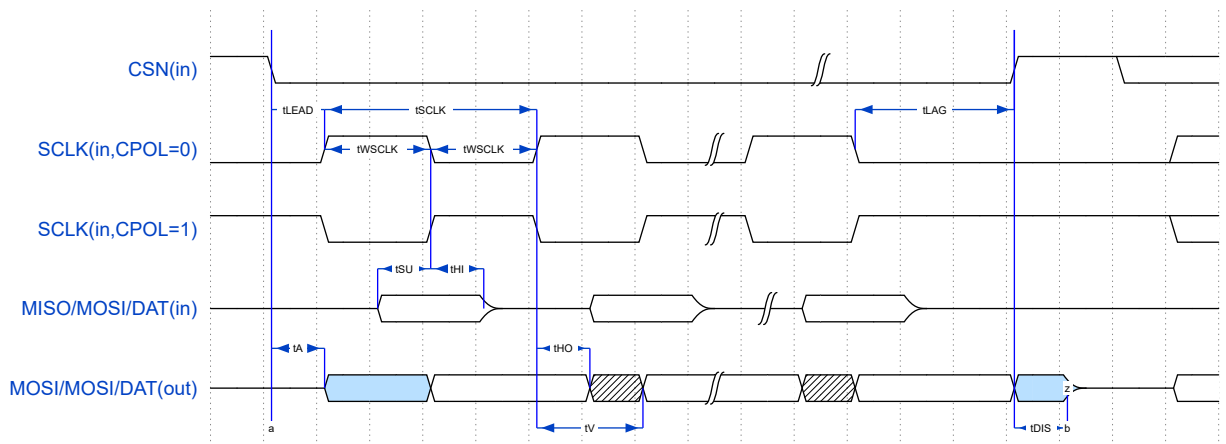


图 13: SPI 从模式时序 (CPHA=1)

符号	描述	最小	最大	单位
tSCK	SCK 周期	$4 \times t_{periph}$	—	ns
tLEAD	CS 建立时间	1	—	$t_{periph}$
tLAG	CS 保持时间	1	—	$t_{periph}$
tWCLK	时钟高或低时间	$t_{SCK} / 2 - 5$	—	ns
tSU	数据建立时间 (输入)	2.7	—	ns
tHI	数据保持时间 (输入)	3.8	—	ns
tA	从访问时间	—	$t_{periph}$	ns
tDIS	从 MISO 失效时间	—	$t_{periph}$	ns

符号	描述	最小	最大	单位
tV	数据有效 (SCLK 延后)	—	14.5	ns
tHO	数据保持时间 (输出)	0	—	ns

表 30: SPI 从模式参数 (注:  $t_{periph} = 1000 / f_{periph}$ )

## 4.3.15 I2C 接口

符号	描述	工作模式	最小值	最大值	单位
fSCL	SCL 时钟频率	标准模式 (Sm)	0	100	KHz
		快速模式 (Fm)	0	400	KHz
		快速模式加 (Fm+)	0	1000	KHz

表 31: I2C 工作模式及参数

## 4.4 片内合封器件

该产品片内合封了 1 个双通道的运放 (AMP)、1 个三相独立半桥驱动 (Driver)、2 个 LDO(ALDO 和 DLDO)。

### 4.4.1 三相独立半桥驱动 (Driver) 特性

无另外说明, 在  $T_A = 25^{\circ}\text{C}$ ,  $V_{CC} = 12\text{V}$ , 负载电容  $C_L = 1\text{nF}$  条件下。

参数名称	符号	测试条件	最小	典型	最大	单位
VCC 工作电压	Vcc	/	4.5	15	20	V
自举高端 VB 电源	VB1、VB2、VB3	/		-0.3	150	V
VCC 欠压保护	Vcc(on)	/	/	3.2	/	V
	Vcc(off)	/	/	3	/	V
VB 欠压保护	VB(on)	/	/	3.7	/	V
	VB(off)	/	/	3.5	/	V
自举二极管内阻	$R_D$	/	/	50	/	$\Omega$
低端输出 LO 开关时间特性						
开延时	Ton	见图 14	/	270	400	nS
关延时	Toff	见图 14	/	120	220	nS
上升时间	Tr	见图 14	/	35	70	nS
下降时间	Tf	见图 14	/	25	50	nS
高端输出 HO 开关时间特性						
开延时	Ton	见图 14	/	270	400	nS
关延时	Toff	见图 14	/	120	220	nS
上升时间	Tr	见图 14	/	35	70	nS
下降时间	Tf	见图 14	/	25	50	nS
死区时间特性						
死区时间特性	DT		50	150	250	nS
IO 输出最大驱动能力						
IO 输出拉电流	IO+	$V_0=0\text{V}, V_{IN}=V_{IH},$ $PW \leq 10\mu\text{s}$	/	0.8	/	A
IO 输出灌电流	IO-	$V_0=12\text{V}, V_{IN}=V_{IL},$ $PW \leq 10\mu\text{s}$	/	-1.2	/	A

表 32: 三相独立半桥驱动电气特性

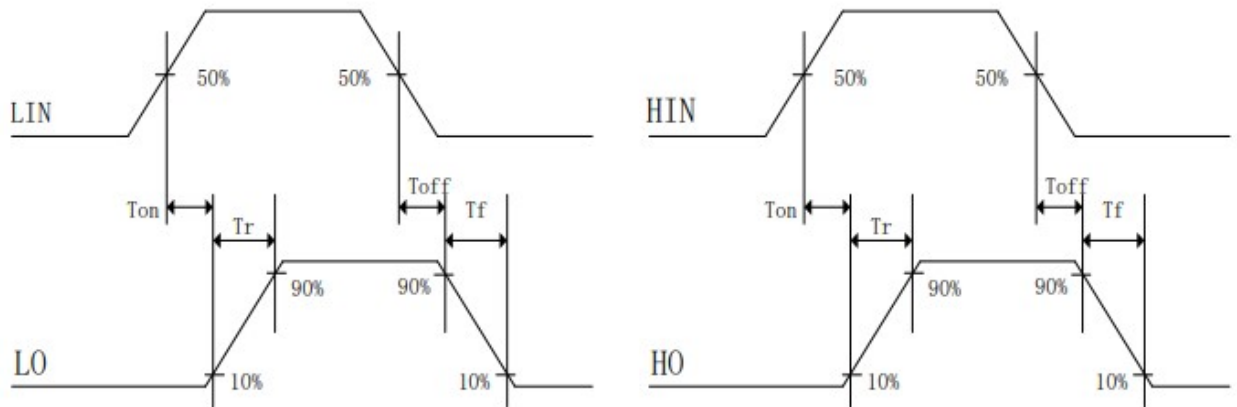


图 14: 开关时间特性及死区时间波形图

## 4.4.2 双通道独立模拟运放 (AMP) 特性

无另外说明, 在  $T_A=24^{\circ}\text{C}$ ,  $V_{CC}=5\text{V}$ ,  $V_{cm}=2.5\text{V}$ ,  $R_L=600\Omega$  条件下。

参数名称	符号	测试条件	最小	典型	最大	单位
输入特性						
输入失调	Vos	-		1		mV
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		3.8		mV
输入偏置电流	IB	-		1		pA
		$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$		1		pA
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		1		pA
输入失调电流	IOS	-		1		pA
		$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$		1		pA
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		1		pA
输入电压范围	VCC	VCC=5V	2	5	5.5	V
共模抑制比	CMRR	VCM=0 至 4V		80		dB
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		65		dB
大信号电压增益	Avo	$R_L=600\Omega$ , $V_o=0.15\text{V}$ 至 $4.85\text{V}$		90		V/mV
		$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$		75		V/mV
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		60		V/mV
失调电压漂移	$\Delta V_{OS} / \Delta T$	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		2.5		$\mu\text{V}/^{\circ}\text{C}$
偏置电流漂移	$\Delta I_B / \Delta T$	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$		100		$\text{fA}/^{\circ}\text{C}$
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		2000		$\text{fA}/^{\circ}\text{C}$
失调电流漂移	$\Delta I_{OS} / \Delta T$	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		25		$\text{fA}/^{\circ}\text{C}$
输出特性						
高电平输出电压	VOH	$I_L=1\text{mA}$ ,		4.965		V
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$	4.874			V
低电平输出电压	VOL	$I_L=1\text{mA}$ ,		25		mV

		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$			125	mV
输出电流	IOUT			50		mA
闭环输出阻抗	ZOUT	$f=200\text{kHz}, G=1$		5.5		$\Omega$
电源						
电源抑制比	PSRR	$V_s=2.5\text{V}$ 到 $5.5\text{V}$		80		dB
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		65		dB
电源电流	ICC	$I_{out}=0$ , 其余输入悬空		860		$\mu\text{A}$
		$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		1300		$\mu\text{A}$
动态性能						
压摆率	SR	$G=1$ , 2V 输出		3.7		V/us
全功率带宽	BWP	1% distortion		250		kHz
建立时间	$t_s$	至 0.1%(1V 阶跃)		0.9		$\mu\text{s}$
增益带宽积	GBP			6		MHZ
相位余量	$\Phi_M$			65		Degrees
噪声性能						
电压噪声密度	$e_n$	$f=1\text{kHz}$		13		$\text{nV}/\sqrt{\text{Hz}}$
电流噪声密度	$i_n$			<0.1		$\text{pA}/\sqrt{\text{Hz}}$

表 33: AMPA 和 AMPB 参数

### 4.4.3 DLDO 和 ALDO 特性

DLDO 和 ALDO 采用同样的两个 LDO，性能参数如表 34 所示。

注：为了更好的芯片性能和散热特性，DLDO 和 ALDO 是给本芯片提供数字 3.3V 和模拟 3.3V，不推荐对外输出电源；而且如 GPIO 的负载电流会影响芯片内部的 LDO 区域的热特性，建议联系技术支持确认。

符号	参数名称	测试条件	最小	典型	最大	单位
VIN	输入电压		4.85	5	6	V
Vout	输出电压			3.3		V
V <sub>OUT</sub>	输出电压精度	$I_{out}=1\text{mA}, T_J = 25^{\circ}\text{C}$	-1%		1%	
		$I_{out}=1\text{mA}, T_J = -40^{\circ}\text{C}$ $125^{\circ}\text{C}$	-2%		2%	
T <sub>ss</sub>	启动时间	VREF=500mV & Fixed output		1.4		ms
I <sub>OUT</sub>	输出电流		0		500	mA

表 34: DLDO 和 ALDO 的特性

## 5 封装

### 5.1 QFN80 封装尺寸

QFN80 尺寸如图 15。

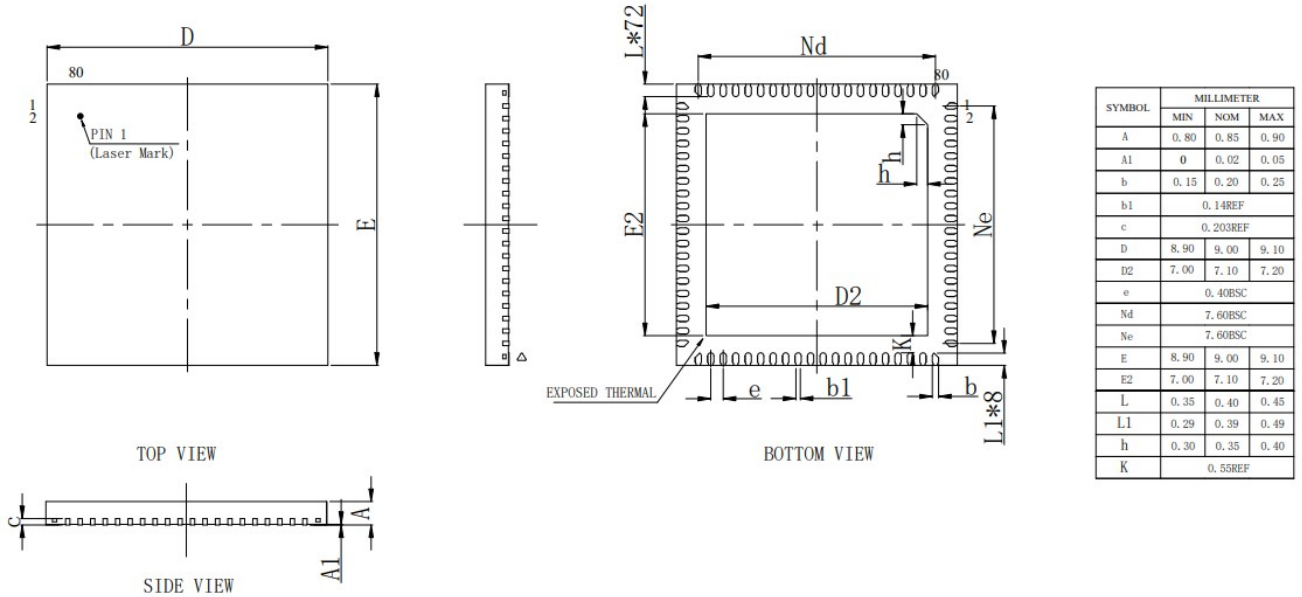


图 15: QFN80 封装尺寸图

### 5.2 封装热阻系数

$$T_J \max = T_A \max + (P_D \max \times \theta_{JA})$$

- $T_A$  指芯片工作时的环境温度, 单位是  $^{\circ}\text{C}$ ;
- $\theta_{JA}$  是指封装对工作环境的热阻系数, 单位是  $^{\circ}\text{C}/\text{W}$ ;
- $P_D$  是指芯片的内部功耗和 I/O 功耗之和, 单位是  $\text{W}$ ;
- $T_J$  是指芯片表面的结温。

芯片在指定环境温度下工作时芯片内部的结温  $T_J$ , 不可以超出芯片可容许的最大结温  $T_J \max$  即可。

符号	参数	值	单位
$\theta_{JA}$	QFN80 9X9 mm/0.4mm 间距	29+/-5%	$^{\circ}\text{C}/\text{W}$

表 35: 各封装热阻系数表

## 6 订购信息

### 6.1 产品命名规则

产品命名规则如图 16

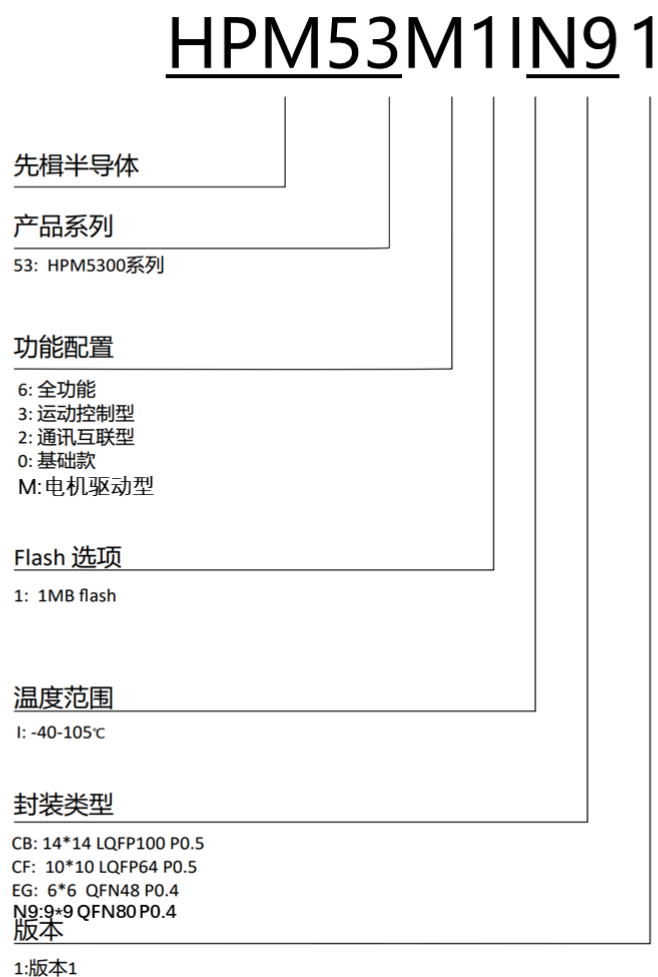


图 16: 产品命名规则

### 6.2 订购信息

订购产品型号: HPM53M1IN91

## 7 版本信息

日期	版本	描述
Rev0.0	2026/03/20	Rev0.0 工程版。

表 36: 版本信息

## 8 免责声明

上海先楫半导体科技有限公司（以下简称：“先楫”）保留随时更改、更正、增强、修改先楫半导体产品和/或本文档的权利，恕不另行通知。用户可在先楫官方网站 <https://www.hpmicro.com> 获取最新相关信息。

本声明中的信息取代并替换先前版本中声明的信息。